

Notes et compléments de cours



Notes & Recueil d'exercices

Notes & Recueil d'exercices

About 457,000 results (0.65 seconds)

Did you mean: **vco datasheet**

[PDF] **LM566C Voltage Controlled Oscillator**
https://www.eet.msu.edu/eceshop/Parts_Inventory/datasheets/lm566.pdf
February 1995. LM566C Voltage Controlled Oscillator ... prevent parasitic oscillations that may occur during VCO ... This datasheet has been downloaded from ...

[PDF] **Integrated Synthesizer and VCO ADF4360-7 - Analog Devices**
www.analog.com/media/en/technical-documentation/data-sheets/ADF4360-7.pdf
ADF4360-7 Integrated Synthesizer and VCO Data Sheet ... This page was dynamically generated by Analog Devices, Inc. and inserted into this data sheet.

[PDF] **Integrated Synthesizer and VCO ADF4360-5 - Analog Devices**
www.analog.com/media/en/technical-documentation/data-sheets/ADF4360-5.pdf
ADF4360-5 Integrated Synthesizer and VCO Data Sheet ... This page was dynamically generated by Analog Devices, Inc. and inserted into this data sheet.

[PDF] **Voltage Controlled Oscillator MC1648 - Analog Innovations**
www.analog-innovations.com/SED/MC1648-Datasheet.pdf
by MCHONSPIC DATA - Cited by 6 - Related articles
SEMI-CONDUCTOR TECHNICAL DATA 1 ... voltage variable input for the oscillator (VCO) ... MC1648 NON-STANDARD PIN CONVERSION DATA ... data sheets and/or specifications can and do vary in different applications and actual ...

[PDF] **High-Performance CMOS Voltage-Controlled Oscillator**
www.ti.com/lit/gsp/tl940
The TLC940 is a high-performance 1.2, 3, 4, 8, 7, 6, 5, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41, 42, 43, 44, 45, 46, 47, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57, 58, 59, 60, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71, 72, 73, 74, 75, 76, 77, 78, 79, 80, 81, 82, 83, 84, 85, 86, 87, 88, 89, 90, 91, 92, 93, 94, 95, 96, 97, 98, 99, 100, 101, 102, 103, 104, 105, 106, 107, 108, 109, 110, 111, 112, 113, 114, 115, 116, 117, 118, 119, 120, 121, 122, 123, 124, 125, 126, 127, 128, 129, 130, 131, 132, 133, 134, 135, 136, 137, 138, 139, 140, 141, 142, 143, 144, 145, 146, 147, 148, 149, 150, 151, 152, 153, 154, 155, 156, 157, 158, 159, 160, 161, 162, 163, 164, 165, 166, 167, 168, 169, 170, 171, 172, 173, 174, 175, 176, 177, 178, 179, 180, 181, 182, 183, 184, 185, 186, 187, 188, 189, 190, 191, 192, 193, 194, 195, 196, 197, 198, 199, 200, 201, 202, 203, 204, 205, 206, 207, 208, 209, 210, 211, 212, 213, 214, 215, 216, 217, 218, 219, 220, 221, 222, 223, 224, 225, 226, 227, 228, 229, 230, 231, 232, 233, 234, 235, 236, 237, 238, 239, 240, 241, 242, 243, 244, 245, 246, 247, 248, 249, 250, 251, 252, 253, 254, 255, 256, 257, 258, 259, 260, 261, 262, 263, 264, 265, 266, 267, 268, 269, 270, 271, 272, 273, 274, 275, 276, 277, 278, 279, 280, 281, 282, 283, 284, 285, 286, 287, 288, 289, 290, 291, 292, 293, 294, 295, 296, 297, 298, 299, 300, 301, 302, 303, 304, 305, 306, 307, 308, 309, 310, 311, 312, 313, 314, 315, 316, 317, 318, 319, 320, 321, 322, 323, 324, 325, 326, 327, 328, 329, 330, 331, 332, 333, 334, 335, 336, 337, 338, 339, 340, 341, 342, 343, 344, 345, 346, 347, 348, 349, 350, 351, 352, 353, 354, 355, 356, 357, 358, 359, 360, 361, 362, 363, 364, 365, 366, 367, 368, 369, 370, 371, 372, 373, 374, 375, 376, 377, 378, 379, 380, 381, 382, 383, 384, 385, 386, 387, 388, 389, 390, 391, 392, 393, 394, 395, 396, 397, 398, 399, 400, 401, 402, 403, 404, 405, 406, 407, 408, 409, 410, 411, 412, 413, 414, 415, 416, 417, 418, 419, 420, 421, 422, 423, 424, 425, 426, 427, 428, 429, 430, 431, 432, 433, 434, 435, 436, 437, 438, 439, 440, 441, 442, 443, 444, 445, 446, 447, 448, 449, 450, 451, 452, 453, 454, 455, 456, 457, 458, 459, 460, 461, 462, 463, 464, 465, 466, 467, 468, 469, 470, 471, 472, 473, 474, 475, 476, 477, 478, 479, 480, 481, 482, 483, 484, 485, 486, 487, 488, 489, 490, 491, 492, 493, 494, 495, 496, 497, 498, 499, 500, 501, 502, 503, 504, 505, 506, 507, 508, 509, 510, 511, 512, 513, 514, 515, 516, 517, 518, 519, 520, 521, 522, 523, 524, 525, 526, 527, 528, 529, 530, 531, 532, 533, 534, 535, 536, 537, 538, 539, 540, 541, 542, 543, 544, 545, 546, 547, 548, 549, 550, 551, 552, 553, 554, 555, 556, 557, 558, 559, 560, 561, 562, 563, 564, 565, 566, 567, 568, 569, 570, 571, 572, 573, 574, 575, 576, 577, 578, 579, 580, 581, 582, 583, 584, 585, 586, 587, 588, 589, 590, 591, 592, 593, 594, 595, 596, 597, 598, 599, 600, 601, 602, 603, 604, 605, 606, 607, 608, 609, 610, 611, 612, 613, 614, 615, 616, 617, 618, 619, 620, 621, 622, 623, 624, 625, 626, 627, 628, 629, 630, 631, 632, 633, 634, 635, 636, 637, 638, 639, 640, 641, 642, 643, 644, 645, 646, 647, 648, 649, 650, 651, 652, 653, 654, 655, 656, 657, 658, 659, 660, 661, 662, 663, 664, 665, 666, 667, 668, 669, 670, 671, 672, 673, 674, 675, 676, 677, 678, 679, 680, 681, 682, 683, 684, 685, 686, 687, 688, 689, 690, 691, 692, 693, 694, 695, 696, 697, 698, 699, 700, 701, 702, 703, 704, 705, 706, 707, 708, 709, 710, 711, 712, 713, 714, 715, 716

la CAO:

<https://www.youtube.com/watch?v=G1BUqVi1nEQ>

la fabrication des PCB:

<http://www.electronique-mag.com/article7454.html>

la fabrication des composants

<https://www.youtube.com/watch?v=skKGxPZQmlw>

https://www.youtube.com/watch?v=K_VlgU1hPok

l'assemblage/l'industrie:

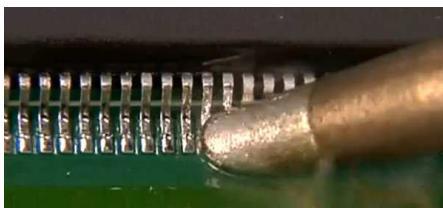
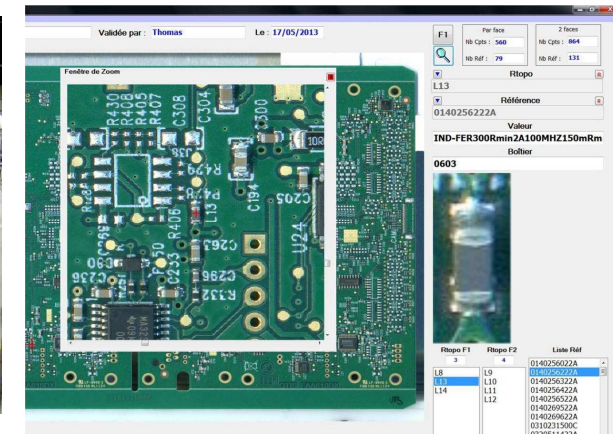
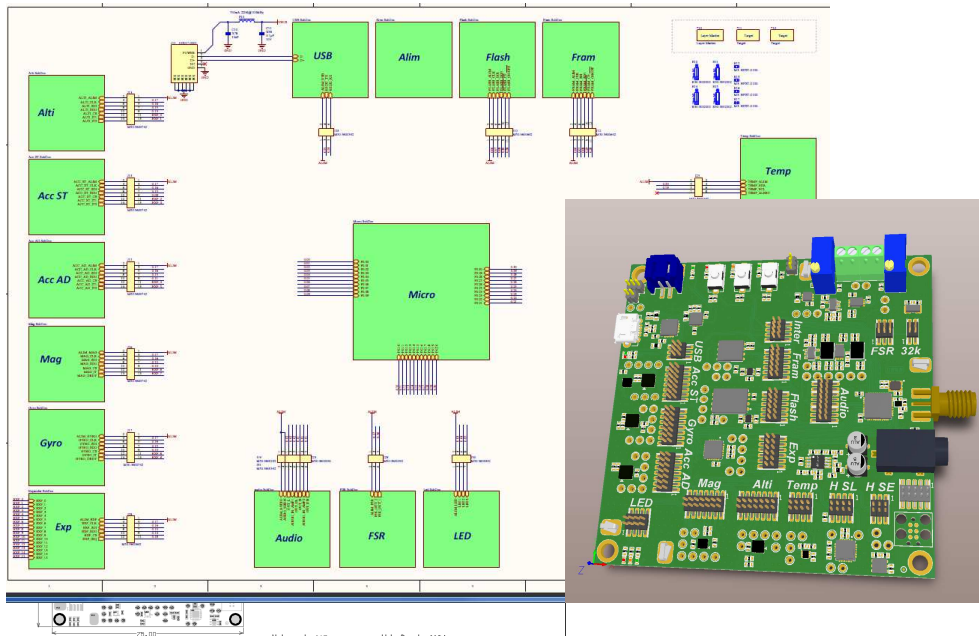
<https://www.youtube.com/watch?v=8unH7T6ONMM>

https://www.youtube.com/watch?v=HJQa1Glli_Q

<https://www.youtube.com/watch?v=AwZ4GrIgYMQ>

<https://www.youtube.com/watch?v=tACINvgmEJ4>

https://www.youtube.com/watch?v=r_Jo8LvITPQ



Sommaire

Partie 1 : Notions théoriques d'oscillateur

- 1) notions de distorsion harmonique
- 2) sinusoïdal ou relaxation ?
- 3) circuit RLC et utilisation de résistance négative
- 4) critère de Barkhausen
- 5) Oscillateur pont de Wien et contrôle automatique des oscillations

Partie 2 : Notions Pratiques d'utilisation d'oscillateurs *Erreur ! Signet non défini.*

I.1 Réalisation d'un multiplieur analogique	3
I.2 Rappel sur le principe de la modulation de fréquence :	13
I.3 Réalisation d'un émetteur FM sur la base d'un Oscillateur Contrôlé en Tension	14
I.4 Liaison optoélectronique : émission & réception	22
I.5 Réalisation d'un récepteur FM sur la base d'une boucle à verrouillage de phase (PLL) ..	23
I.6 Le quartz	29

1.1 Réalisation d'un multiplieur analogique

Bien qu'il existe des composants sur puce, assurant la fonction de multiplication analogique (par exemple le AD835 de chez Analog Device), il est possible de câbler ce type de fonction qui s'avère fondamentale dans les applications aussi variées que la modulation et la démodulation, le contrôle en tension des oscillateurs, la boucle à verrouillage de phase ou PLL, la réalisation de fonction non linéaires, etc.

a) *Modulation d'amplitude à double bande latérale avec porteuse :*

(avec f_1 au minimum supérieure à deux fois la bande passante du signal à transmettre)

On considère en entrée du multiplieur les signaux :

i) $u_{e,a}$ signal sinusoïdal associé la porteuse de fréquence f_1 défini par l'expression $u_{e,a}(t) = A_1 \times \cos(2\pi f_1 t)$.

ii) $u_{e,b}$ signal informatif, représentant une raie à la fréquence f_2 du signal audio avec $u_{e,b}(t) = A_0 + A_2 \cos(2\pi f_2 t + \varphi)$

En sortie du multiplieur le signal u_s est défini par :

$$u_s(t) = k \times u_{e,a} \times u_{e,b} = kA_1 A_0 [1 + m \cos(2\pi f_2 t + \varphi)] \cos(2\pi f_1 t)$$

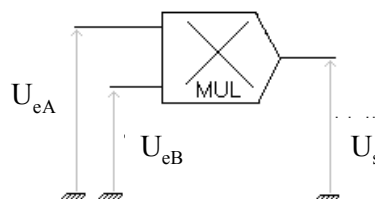
avec : k coefficient du multiplieur exprimé en V^{-1} et $m = A_2/A_0$ taux de modulation du signal.

Pour avoir une modulation à deux bandes latérale avec porteuse, il faut que le taux de modulation satisfasse à la relation $0 < m < 1$ d'où la condition sur les amplitudes des signaux en entrée du multiplieur $A_2 < A_0$

Remarque:

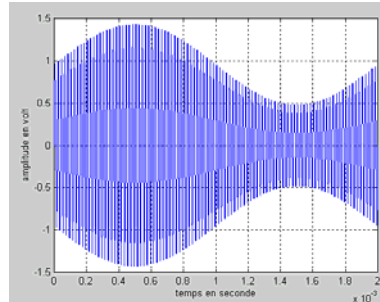
Expérimentalement, on mesure le taux de modulation sur la figure \ref{prm} à partir de la lecture de l'amplitude minimale $u_{s,min}$ et maximale $u_{s,max}$ définies par :

$$u_{s,min} = A(1-m) \text{ et } u_{s,max} = A(1+m) \text{ d'où } m = \frac{u_{s,max} - u_{s,min}}{u_{s,max} + u_{s,min}}$$



figure(\ref{prm})

UV Architectures Traitement de l'Information (© JYF)



figure(\ref{prm})

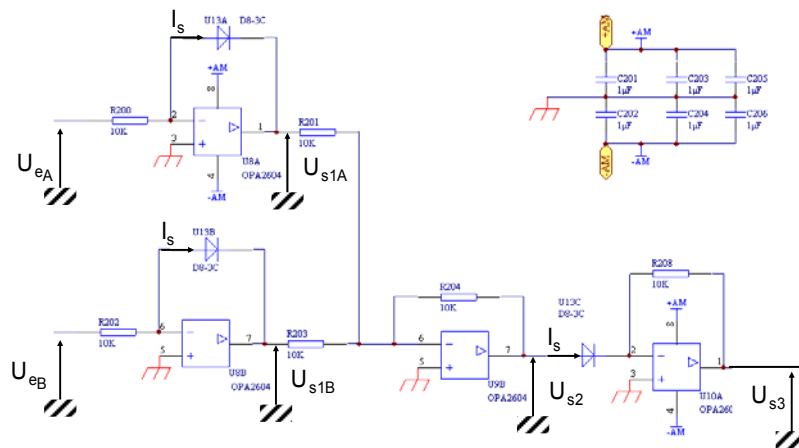
b) Architecture de la fonction multiplication

Nous avons démontré dans le chapitre 8, que la fonction multiplication entre deux grandeurs $u_{e,a}$ et $u_{e,b}$ peut être réalisée à partir de trois étages à base d'A.O au vu de la relation :

$$u_{e,a}u_{e,b} = \exp\left[\left(\ln u_{e,a}\right) + \left(\ln u_{e,b}\right)\right]$$

Ces trois étages assurant successivement les fonctions logarithme, somme, et exponentiel ont été abordés dans le chapitre sur l'A.O.

La traduction en blocs électroniques fonctionnels conduit dans un premier temps à l'architecture de la figure (\ref{prmula}) :



figure(\ref{prmula})

c) Modélisation du premier étage du multiplieur à base d'A.O

Afin d'assurer l'état passant des diodes, les signaux d'entrée du multiplieur $u_{e,a}(t)$ et $u_{e,b}(t)$ doivent être positifs, ce qui ne sera pas sans conséquence pour la fonction obtenue (cf. dernier paragraphe de ce chapitre).

La relation entre l'entrée $u_{e,a}$ et la sortie $u_{s1,a}$ est donnée par l'expression :

UV Architectures Traitement de l'Information (© JYF)

$$u_{s1,a} = - U_T \ln \frac{u_{e,a}}{R I_{s,1}} \quad \text{avec } u_{e,a} > 0 \text{ et } I_{s,1} \text{ courant de saturation de la Diode 1.}$$

La symétrie sur l'étage d'entrée induit la même relation pour l'entrée $u_{e,b}$:

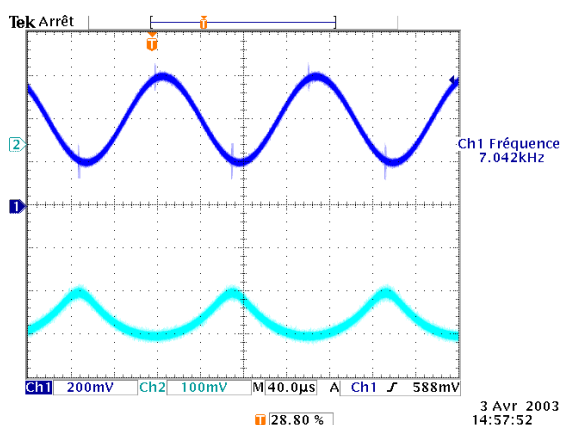
$$u_{s1,b} = - U_T \ln \frac{u_{e,b}}{R I_{s,2}} \quad \text{avec } u_{e,b} > 0 \text{ et } I_{s,2} \text{ courant de saturation de la Diode 2.}$$

Cette relation reste vraie à faible courant traversant la diode bien qu'en réalité la diode possède un effet résistif. A forts courants, des effets non linéaires se superposent à l'effet résistif d'où l'apparition de distorsions à partir de certaines valeurs de tensions en entrée.

Pour garantir une faible distorsion, on convient de fixer :

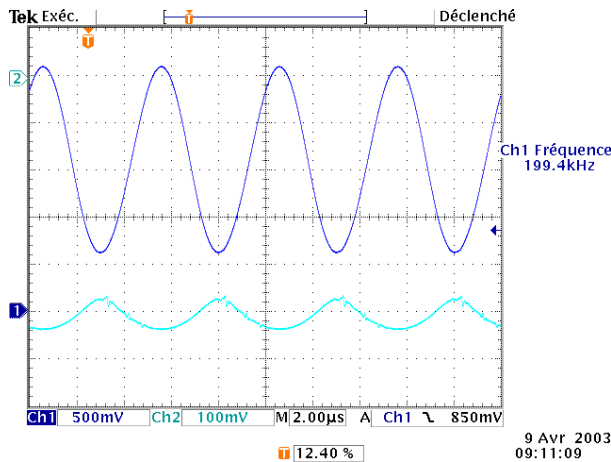
- i) **une valeur minimale de la résistance R** : le système pouvant être alimenté par des piles, (tensions de polarisation $\pm 9V$), la tension maximale en entrée étant de $9V$, pour une résistance de $2k\Omega$, on aura un courant dans la diode de $4,5mA$.
- ii) **une valeur maximale de la résistance R** , fixée par la valeur de l'impédance différentielle de l'A.O. A titre d'exemple une valeur maximale de $100k\Omega$ respecte cette hypothèse

Ces considérations étant faites, on définit la valeur normalisée de R à $10 k\Omega$, et on observe les signaux $u_{s1,a}$ et $u_{s1,b}$ (Fig. \ref{prloga} & Fig. \ref{prlogb}).



figure(\ref{prloga})

UV Architectures Traitement de l'Information (© JYF)



figure(\ref{prlogb})

Remarque :

Les caractéristiques en amplitude du signal informatif, composante continue à 400mV à laquelle se superpose un signal sinusoïdal d'amplitude maximale de 200mV, doivent induire un taux de modulation m égal à 0,5.

Les oscillations localisées près des maxima (Fig. \ref{prlogb}) proviennent de la génération du signal sinusoïdal à l'intérieur du générateur qui n'est pas constitué d'une seule raie (cf. chapitre 15) : la plupart des générateurs induisent ces défauts qui ne sont visualisables que par un oscilloscope large bande de fréquence.

d) Modélisation du second étage du multiplieur à base d'A.O

Le second étage du multiplieur est constitué par un montage sommateur. En supposant toutes les résistances égales 10 kΩ il vient la relation :

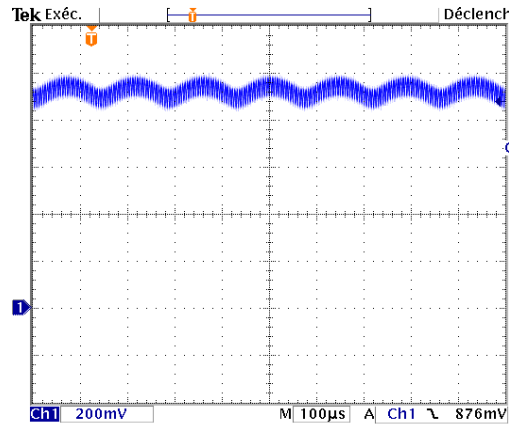
$$u_{s,2} = -(u_{s1,a} + u_{s1,b}) = U_T \ln \frac{u_{e,a}}{RI_{s,1}} + U_T \ln \frac{u_{e,b}}{RI_{s,2}}$$

Pour pouvoir simplifier la relation algébrique, il est impératif d'utiliser des diodes présentant des courants de saturation identiques, soit $I_{s,1} = I_{s,2}$. Pour se faire, on utilisera des diodes appariées sur un même substrat ou encore des transistors (cf. chapitre 8), disponible par exemple sur le composant D8-3C de chez BI Technologies. Sous cette condition l'expression en sortie du sommateur se simplifie selon la relation :

$$u_{s,2} = u_{s,2} = U_T \ln \left[\frac{u_{e,a} u_{e,b}}{(RI_s)^2} \right], \text{ avec } I_s \text{ courant de saturation des diodes.}$$

La visualisation à l'oscilloscope en sortie de l'étage 2 présente la sommation des deux formes d'onde aux fréquences de 7kHz et 200kHz (Fig. (\ref{prsom})).

UV Architectures Traitement de l'Information (© JYF)



figure(\ref{prsom})

e) Modélisation du troisième étage de l'architecture du multiplieur à base d'A.O

Le troisième étage du multiplieur est constitué par un montage exponentiel (cf chapitre 8) qui sous la condition $u_{s,2} > 0$ définit la relation :

$$u_{s,3} = -RI_s \exp\left(\frac{u_{s,2}}{U_T}\right), \text{ soit } u_{s,3} = -\frac{u_{e,a}u_{e,b}}{RI_s}$$

Cette expression correspond en fait à $u_{s,3} = -RI_s \exp\left\{\ln\left[\frac{u_{e,a}u_{e,b}}{(RI_s)^2}\right]\right\}$, et masque un problème de

saturation pour le dernier étage. Au vu des valeurs typiques de I_s , courant de saturation des diodes de l'ordre du nA, l'architecture présentée n'est pas exploitable électroniquement. La propriété de croissance rapide de la fonction exponentielle, induit une saturation du montage d'où l'impossibilité au sens électrique du système d'appliquer la fonction exponentielle à la fonction logarithmique qui simplifiait l'expression mathématique.

Pour palier à ce phénomène de saturation, plusieurs solutions sont envisageables :

i) *Solution 1* : augmenter considérablement la tension d'alimentation de l'A.O du dernier étage, et travailler avec des tensions U_{eA} et U_{eB} positives mais très faibles (tout en garantissant la conduction des diodes c à d de l'ordre de $3U_T$). Cette solution est évidemment contraire à toute logique.

ii) *Solution 2* :

En analysant le dénominateur dans l'expression de $u_{s,3} = -RI_s \exp\left\{\ln\left[\frac{u_{e,a}u_{e,b}}{(RI_s)^2}\right]\right\}$, c'est

la puissance de 2 de I_s qui est à la base de la saturation de l'étage. On peut supprimer cette puissance en câblant le sommateur de l'étage 2 avec un gain de 0,5, ce qui

UV Architectures Traitement de l'Information (© JYF)

correspond électriquement à connecter en parallèle à la résistance de contre réaction du second étage une seconde résistance identique.

Dans ce cas la sortie du second étage devient :

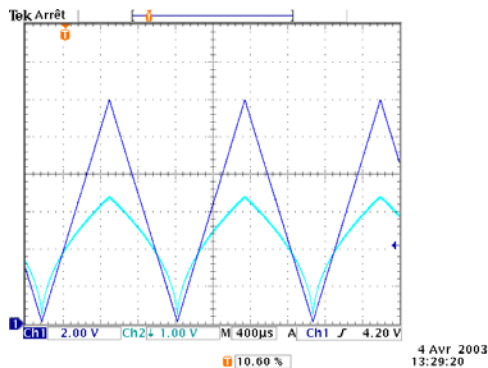
$$u_{s,2} = \frac{1}{2}(u_{s1,a} + u_{s1,b}) = \frac{1}{2}U_T \ln \left[\frac{u_{e,a}u_{e,b}}{(RI_s)^2} \right]$$

$$\text{D'où : } u_{s,3} = -RI_s \exp \left\{ \frac{U_T}{2} \ln \left[\frac{u_{e,a}u_{e,b}}{(RI_s)^2} \right] \right\} = -RI_s \exp \left\{ \ln \left[\frac{u_{e,a}u_{e,b}}{(RI_s)^2} \right]^{1/2} \right\} = -(u_{e,a}u_{e,b})^{1/2} =$$

On obtient donc la fonction « racine-carrée », fonction indépendante de U_T et I_s donc assez peu sensible aux variations de température.

Cette solution très facile à mettre en œuvre, présente l'avantage de bien mettre l'accent sur l'importance de toujours s'assurer qu'un étage n'est jamais en saturation, sous peine de perdre la fonction.

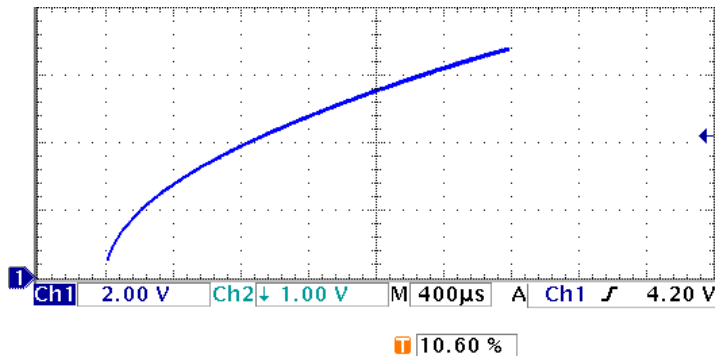
L'inconvénient de cette solution réside sur la fonction du système qui réalise la fonction racine carrée du produit analogique des entrées. On valide cette expression en régime dynamique en connectant un signal « type rampe » (signal triangulaire faible fréquence) sur une entrée et un signal continu égal à 1Volt sur l'autre entrée. Notons que sur la figure \ref{prsqt} on a inversé le signal de sortie pour faciliter l'identification de la fonction réalisée.



figure(\ref{prsqt})

C'est en représentation XY sur l'oscilloscope ; avec en abscisse le signal d'entrée et en ordonnée le signal de sortie, que l'on identifie la fonction racine carrée (Fig. (\ref{prsqt})).

UV Architectures Traitement de l'Information (© JYF)



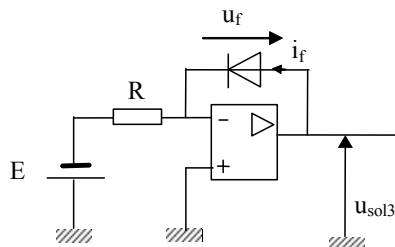
figure(\ref{prsqtb})

iii) Solution 3 :

On cherche à supprimer le terme en puissance de 2 uniquement pour l'expression $(RI_s)^2$. Reprenons l'expression de l'étage 2 et développons, on a :

$$u_{s,2} = U_T \ln \left[\frac{u_{e,a} u_{e,b}}{(RI_s)^2} \right] = U_T \left[\ln(u_{e,a} u_{e,b}) - 2 \ln(RI_s) \right] = -U_T \left[\ln \left(\frac{u_{e,a}}{RI_s} \right) + \ln \left(\frac{u_{e,b}}{RI_s} \right) \right]$$

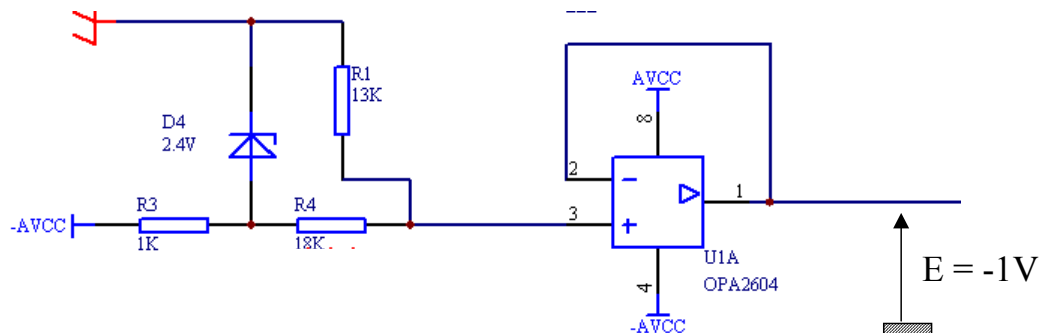
En rajoutant en l'entrée du sommateur un terme de la forme $U_T \ln(RI_s)$, la puissance de deux du dénominateur disparaîtrait. Sur la base de l'architecture du premier étage, un tel terme peut être obtenu par le montage de la figure \ref{prcompens}), où la fem E est égale à 1V (en valeur absolue).



figure(\ref{prcompens})

Electriquement la réalisation de la référence de tension à $-1V$, indépendamment de la valeur de la source de tension analogique $-AVCC$ est obtenue par pont diviseur d'une tension zéner (Fig. \ref{prcompense}).

UV Architectures Traitement de l'Information (© JYF)



figure(\ref{prcompense})

En appliquant cette solution, la nouvelle expression l'étage sommateur s'écrit :

$$u_{s,2} = U_T \left[\ln(u_{e,a} u_{e,b}) - 2 \ln(RI_s) \right] + U_T \ln(RI_s) = U_T \ln \left[\frac{u_{e,a} u_{e,b}}{(RI_s)} \right]$$

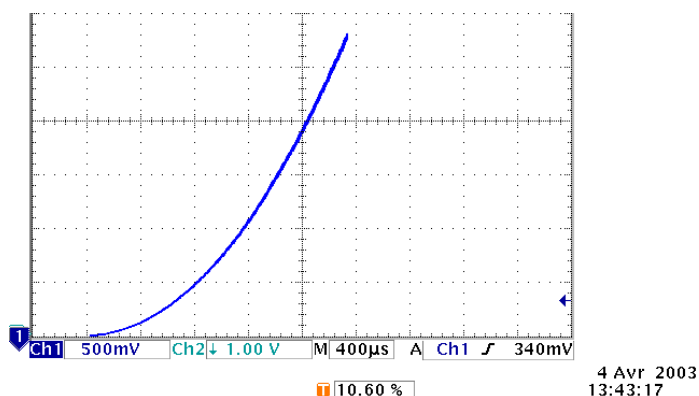
d'où la tension de sortie du multiplieur :

$$u_{s,3} = -u_{e,a} u_{e,b}$$

Remarque :

On retrouve donc la fonction « multiplieur » fonction indépendante de U_t et I_s donc assez peu sensible aux variations de température. A noter que l'expression demeure homogène vu qu'elle inclut le coefficient multiplicatif k égal à un $1V^{-1}$.

On valide cette expression en régime dynamique en connectant un signal « type rampe » strictement positif sur les deux entrées du multiplieur, et en observant l'évolution de la sortie en fonction du signal d'entrée (Fig. \ref{prcarr}).



figure(\ref{prcarr})

f) Correction d'une imperfection du multiplieur à base de diodes

L'utilisation de diodes impose, pour garantir la conduction, la nécessité d'avoir des signaux strictement positifs en entrée du multiplieur. Or dans la modélisation d'une modulation en

UV Architectures Traitement de l'Information (© JYF)

amplitude le signal associé à la porteuse est à valeur moyenne nulle, ce qui n'est pas possible dans notre architecture de multiplieur.

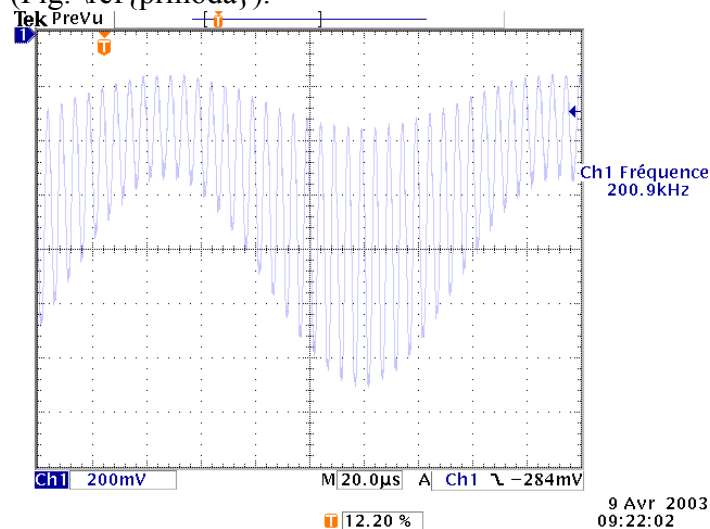
La conséquence est la suivante, le signal associé à la porteuse soit comporter une composante continue A_3 , telle que $A_3 > A_1$ d'où :

$$u_{e,a}(t) = A_3 + A_1 \cos(2\pi f_1 t)$$

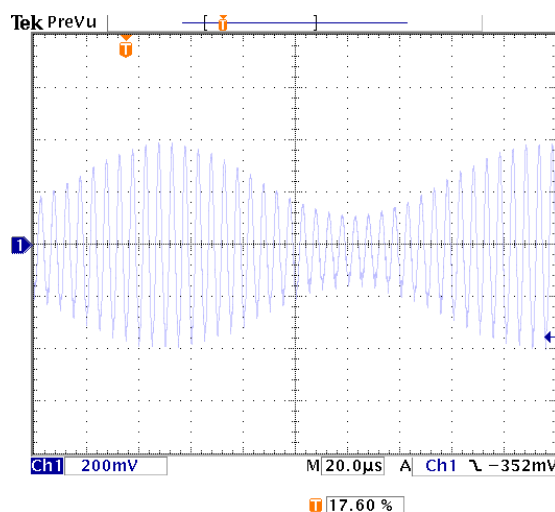
Dès lors la sortie $u_{s,3}$ est définie par l'expression :

$$-u_{s,3} = u_{e,a} u_{e,b} = A_0 A_3 + A_2 A_3 \cos(2\pi f_2 t) + A_0 A_1 \cos(2\pi f_1 t) + \frac{A_1 A_2}{2} \{ \cos[2(f_1 - f_2)t] + \cos[2(f_1 + f_2)t] \}$$

Tous les termes où intervient le coefficient A_3 viennent altérer le signal modulé en amplitude (Fig. \ref{prmoda}).



figure(\ref{prmoda})



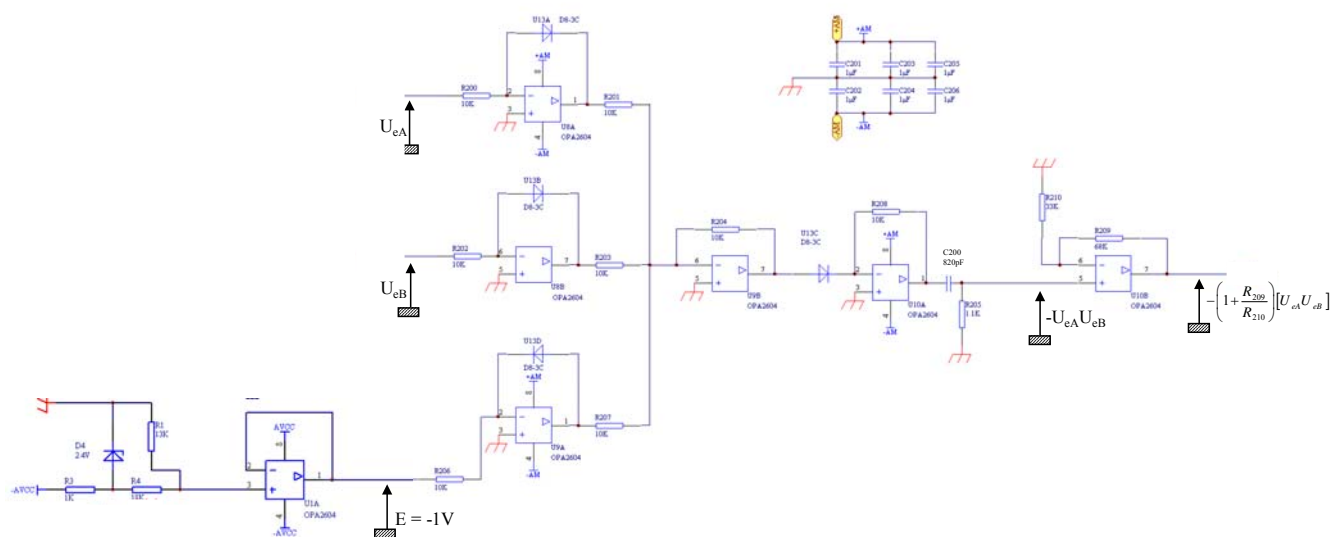
figure(\ref{prmodb})

On élimine ces termes sur la figure(\ref{prmodb}), en positionnant filtre passif type RC passe-haut dont la fréquence de coupure f_c est définie par $f_c = (2\pi RC)^{-1}$. Ce filtre ne doit pas altérer

UV Architectures Traitement de l'Information (© JYF)

le signal modulé qui occupe la bande de fréquence [190kHz, 210kHz] de part et d'autre de la fréquence de la porteuse, tout en garantissant un bon taux de réjection du signal informatif par la « pente à -20dB/décade » du filtre RC.

Le couple $R = 1\text{k}\Omega$ et $C = 820\text{pF}$ impose une fréquence de coupure à « -3dB » égale à 176kHz . En revanche, on pourrait isoler le filtre de la partie aval du montage par un montage suiveur de tension, mais à utiliser un A.O il est préférable de réaliser un montage amplificateur. La figure (\ref{prmulti}) résume l'architecture du multiplieur à diodes.



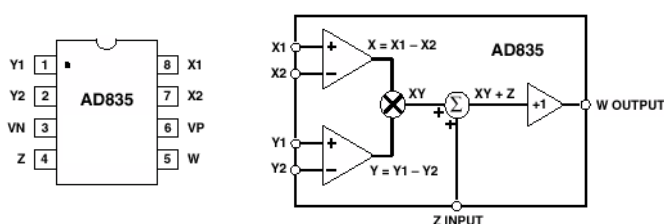
figure(\ref{prmulti})

Remarque :

Dans certains cas, en fonction des éléments parasites du câblage, on peut observer des oscillations au niveau du montage logarithmique ou exponentiel. La connexion d'un condensateur de faible capacité, de l'ordre de quelques pF, suffit à stabiliser le montage.

g) Comparaison avec un multiplieur en circuit intégré

L' utilisation d'un multiplieur en composant discret type AD835 (Fig. (\ref{prmultic})) défini par la relation $W = K (X_1 - X_2)(Y_1 - Y_2) + Z$ ne nécessiterait pas l'utilisation du filtre passe-haut.



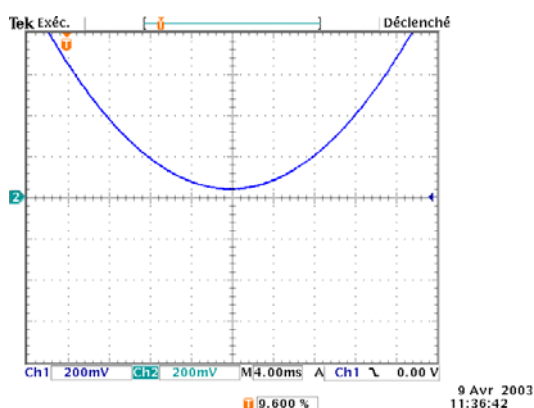
figure(\ref{prmultic})

UV Architectures Traitement de l'Information (© JYF)

Les tensions d'alimentation positives et négatives notées respectivement V_P et V_N dans la documentation constructeur de ce composant sont ± 5 Volts.

En posant $X_2 = 0$, $Y_2 = 0$, $Z = 0$ on définit la fonction multiplieur $W_s = K(X_1)(Y_1)$, qui présente l'avantage de tolérer des signaux d'entrée positifs ou négatifs : c'est un multiplieur 4 cadrans, qui accepte des tensions d'entrée limitées à ± 1 Volts.

On valide cette expression en régime dynamique en connectant un signal « type rampe » faible fréquence sur les deux entrées du multiplieur, et en observant la courbe en mode XY (Fig. \ref{prmultid}).



figure(\ref{prmultid})

Remarque :

A partir de l'observation de la réponse de type $y = Kx^2 + b$, on identifie les paramètres du multiplieur, le coefficient $K = 1$ Volt ainsi que la tension de décalage $b = 50$ mV. Cette observation confirme la donnée constructeur « Offset Voltage $= \pm 25$ mV ».

1.2 Rappel sur le principe de la modulation de fréquence :

On rappelle qu'une information (plus communément appelée signal informatif en bande de base et noté $m(t)$) à transmettre peut être contenue dans l'expression d'un signal sinusoïdal du type $u_{FM}(t) = |a(t)| \cos(2\pi f_0 t + \Psi(t))$. Selon le « codage » associé à $m(t)$ on parlera de modulation :

- en amplitude si $m(t)$ est contenu dans $|a(t)|$
- d'argument (phase ou fréquence) si $m(t)$ est contenu dans $\Psi(t)$
- mixte ou modulation hybride si $m(t)$ est contenu dans $|a(t)|$ et dans $\Psi(t)$

La modification de spectre induite par la fonction « modulation de fréquence » est complexe à calculer, contrairement à la translation de spectre lors d'une modulation en amplitude. Dans le cas d'un signal informatif purement sinusoïdal $m(t) = A \cos(2\pi f_M t + \Psi_M)$, on peut établir l'expression :

UV Architectures Traitement de l'Information (© JYF)

$$u_{FM}(t) = A_0 \cos \left(2\pi f_0 t + \frac{Ak_f}{2\pi f_M} \sin(2\pi f_M t + \Psi_M) + \Psi_0 - \frac{Ak_f}{2\pi f_M} \sin(\Psi_M) \right)$$

avec f_i fréquence instantanée : $f_i(t) = f_0 + \Delta f \cos(2\pi f_M t + \Psi_M)$ avec $\Delta f = \frac{Ak_f}{2\pi}$

La transformée de Fourier de $u_{FM}(t)$ donne :

$$|u_{FM}(f)| = \frac{A_0}{2} |J_0(m_F)| [\delta(f - f_0) + \delta(f + f_0)] + \frac{A_0}{2} \sum_{n \in \mathbb{Z}^*} |J_n(m_F)| [\delta(f - f_0 - n f_M) + \delta(f - f_0 + n f_M) + \delta(f + f_0 - n f_M) + \delta(f + f_0 + n f_M)]$$

avec $J_n(x) = \sum_{k=0}^{+\infty} \frac{(-1)^k \left(\frac{x}{2}\right)^{n+2k}}{k! (n+k)!}$ fonction de Bessel d'ordre n .

On démontre ainsi que le spectre d'une modulation de fréquence dans le cas d'un signal informatif sinusoïdal est infini. En remarquant que le spectre décroît lorsque f s'éloigne de f_0 , on définit m_F l'indice de modulation et on applique la règle empirique de Carson pour évaluer la largeur de bande occupée en modulation FM :

$$B \approx 2 f_M (m_F + 1) \text{ avec } m_F = \frac{\Delta f}{f_M} \text{ et } \Delta f = \frac{Ak_f}{2\pi}$$

Selon la valeur de l'indice de modulation on parle de :

- modulation en bande étroite si $m_F \ll 1$ soit $B \approx 2 f_M$ (comparable à une modulation d'amplitude)
- modulation en bande large si $m_F \gg 1$ soit $B \approx 2 \Delta f$

1.3 Réalisation d'un émetteur FM sur la base d'un Oscillateur Contrôlé en Tension

Bien qu'il existe des composants « sur puce » assurant la fonction d'Oscillateur Contrôlé en Tension (OCT ou plus couramment Voltage Controlled Oscillator en terminologie anglo-saxonne) (bien souvent associés à la fonction PLL) (par exemple le 4046 de chez Philips, les séries MC155156-2 de Motorola, 560, 561, 564 de National Semiconductor,...), il est possible de concevoir un OCT à partir de briques analogiques élémentaires, dont un exemple est présenté ci-après.

Quelle que soit son architecture, l'OCT est un système électronique basé sur un oscillateur dont la fréquence d'oscillation est contrôlée par une tension de commande, ce qui se traduit par une relation linéaire sur la fréquence d'oscillation :

$$f = f_0 + K_o \cdot v_c$$

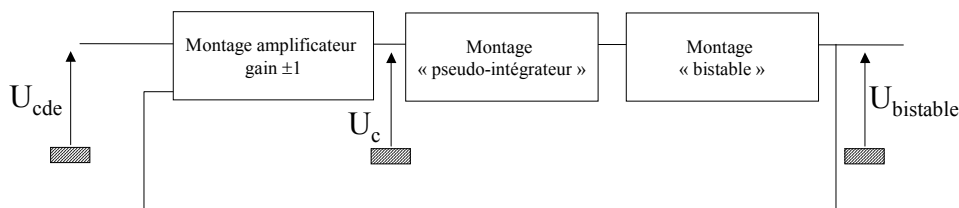
avec : f_0 fréquence centrale d'oscillation en Hz
 K_o gain du VCO en Hz/V
 v_c tension de commande.

a) Architecture d'un VCO à base d'A.O et d'éléments classiques de l'électronique analogique :

UV Architectures Traitement de l'Information (© JYF)

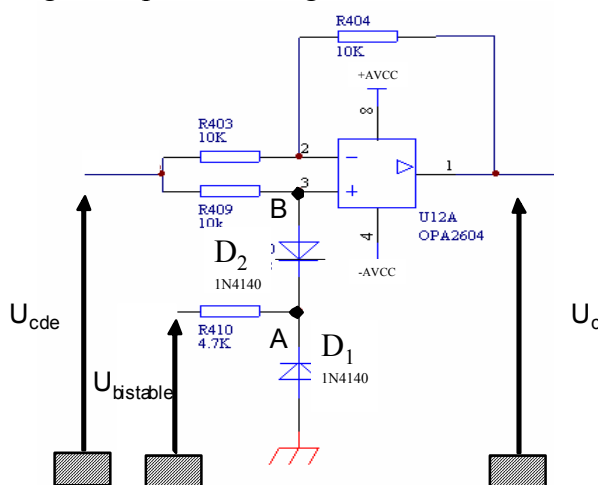
On souhaite réaliser un VCO dont la tension de commande peut varier de 0 à 5 volts (tension associées aux niveaux logiques) avec une fréquence centrale de 200KHz. Comme la tension de commande est unipolaire (non symétrique par rapport à la masse), la fréquence centrale doit être obtenue pour une tension de commande située au milieu de la plage soit 2.5 volts.

On considère le synoptique suivant qui détaille sous la forme d'un schéma bloc l'architecture d'un VCO, où l'oscillateur est un oscillateur de relaxation constitué par deux sous-systèmes : (cf. chapitre oscillateurs) :



- un montage **astable** légèrement différent de celui évoqué dans le chapitre sur les oscillateurs, réalisé sur la base d'un circuit RC associé à un bistable inverseur (cf. chapitre A.O).
- un montage amplificateur à **gain +/- 1** qui inséré entre la sortie de l'astable et l'entrée du réseau RC va commander la charge et décharge du condensateur et par la même contrôler la fréquence des oscillations. L'architecture est décrite ci-après, où les résistances R doivent être de l'ordre de quelques kΩ afin de garantir des courants de l'ordre de quelques mA tout en restant compatible avec l'hypothèse A.O idéal.

(i) Etude du montage à amplificateur à gain +/-1 :



Le comportement de ce système est réglé par la conduction ou le blocage de diodes D_1 , D_2 contrôlés par le signal de sortie du bistable dont le potentiel électrostatique $u_{bistable}$ ne peut prendre que deux valeurs associées aux potentiels de saturation de l'A.O notées $\pm u_{SAT}$,

UV Architectures Traitement de l'Information (© JYF)

légèrement inférieurs à $\pm AV_{CC}$ (cf. chapitre A.O). L'entrée u_{cde} issue d'un système logique est strictement positive. On analyse le fonctionnement du montage en fonction de la tension $u_{bistable}$:

- $u_{bistable} = +u_{SAT}$, implique $V_A > 0$ d'où le blocage de la diode D_1 . La diode D_2 conduirait si $V_B > V_A + 0,6V$ ce qui est impossible vu que la tension maximale de commande u_{cde} ne peut excéder u_{sat} sous peine de détériorer l'A.O. La diode D_2 est donc bloquée, le circuit est « ouvert » entre B et A.

Les entrées différentielles de l'A.O en fonctionnement linéaire ($u_- = u_+$) sont décrites par les expressions :

$$u_+ = u_{cde} \text{ et } u_- = \frac{1}{2}(u_{cde} + u_c)$$

D'où :

$$u_c = u_{cde}$$

Lorsque $u_{bistable} = +u_{SAT}$, le montage se comporte comme un montage suiveur de tension avec un gain statique égal à 1.

- $u_{bistable} = -u_{SAT}$, la diode D_1 est passante et la différence de potentiel à ses bornes est égale $-0,6V$, ce qui implique la mise en conduction de la diode D_2 . En négligeant la résistance dynamique des diodes on peut considérer comme nul le potentiel u_+ . Le circuit de contre réaction restant inchangé, on conserve l'équation précédente du potentiel u_- . On a la relation :

$$u_- = \frac{1}{2}(u_{cde} + u_c) = u_+ = 0$$

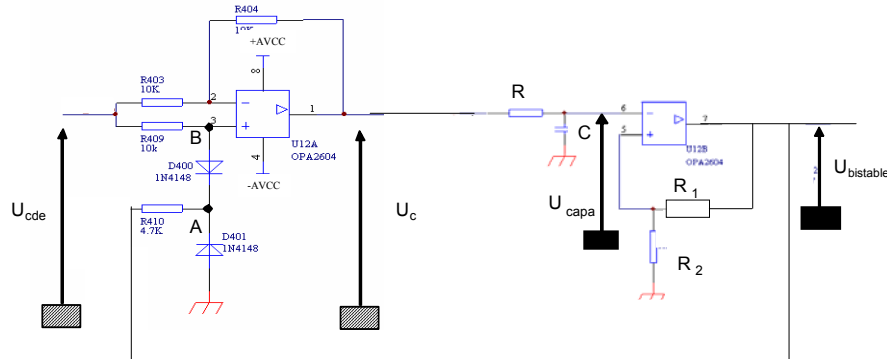
D'où :

$$u_c = -u_{cde}$$

Ainsi lorsque $u_{bistable} = -u_{SAT}$, le montage se comporte comme un montage inverseur de tension avec un gain statique égal à -1.

(ii) Détermination de la fréquence d'oscillation de l'astable :

On vient de démontrer que la sortie du bistable commande le signe de la tension de commande $\pm u_{cde}$ qui est appliquée en entrée du réseau RC.

UV Architectures Traitement de l'Information (© JYF)


Selon la tension en entrée du réseau RC, le condensateur voit sa capacité se charger (ou se décharger) jusqu'au seuil de basculement positif $u_{seuil} = \frac{R_2}{R_1 + R_2} u_{SAT}$ (ou négatif $-u_{seuil}$) du bistable.

On connaît l'expression de la charge $u_{capa}(t)$ du condensateur :

$$u_{capa}(t) = u_{finale} - [u_{finale} - u_{initiale}] \exp\left(-\frac{t}{RC}\right) \text{ avec } u_{capa}(t) \text{ fonction causale définie pour } t > 0$$

avec pour origine des temps l'instant d'application au réseau du potentiel u_{finale} .

où u_{finale} potentiel imposé en entrée du réseau RC,

$u_{initiale}$ charge initiale du condensateur.

La charge étant commandée par le potentiel $u_c = +u_{cde}$ contrôlé par la sortie du bistable inverseur, on peut supposer que le condensateur se charge depuis le potentiel de basculement négatif du bistable jusqu'au potentiel associé au seuil de basculement positif, soit

$$u_{c1}(t_1) = u_{seuil} = \frac{R_2}{R_1 + R_2} u_{SAT}.$$

Dès lors l'expression de t_1 se déduit de l'égalité:

$$\frac{R_2}{R_1 + R_2} u_{SAT} = u_c - \left[u_c - \left[-\frac{R_2}{R_1 + R_2} u_{SAT} \right] \right] \exp\left(-\frac{t_1}{RC}\right)$$

$$\text{soit : } t_1 = RC \ln \left[\frac{u_c + u_{seuil}}{u_c - u_{seuil}} \right] = RC \ln \left[1 + \frac{2u_{seuil}}{u_c - u_{seuil}} \right] \text{ avec } u_c = +u_{cde}$$

Il en va de même de façon symétrique pour la décharge du condensateur qui s'effectuera avec le potentiel $u_c = -u_{cde}$ comme consigne. Aussi en supposant le phénomène périodique avec des seuils du bistable symétriques, la période T des oscillations devient :

UV Architectures Traitement de l'Information (© JYF)

$$T = 2t_1 = 2RC \ln \left[1 + \frac{2u_{seuil}}{u_c - u_{seuil}} \right] \text{ avec } u_c = +u_{cde}$$

La condition mathématique $u_c > u_{seuil}$ est physiquement vraie sinon la capacité ne pourrait se charger entraînant un blocage de l'oscillateur.

Cette expression peut être linéarisée à partir du développement limité de la fonction $\ln(1+x)$ sous réserve que u_{seuil} soit très inférieur à u_c . On peut écrire :

$$T \approx 4RC \frac{u_{seuil}}{u_{cde} - u_{seuil}} \text{ avec } u_{seuil} = \frac{R_2}{R_1 + R_2} u_{SAT} \ll u_{cde}$$

On en déduit l'expression de la fréquence des oscillations de relaxation :

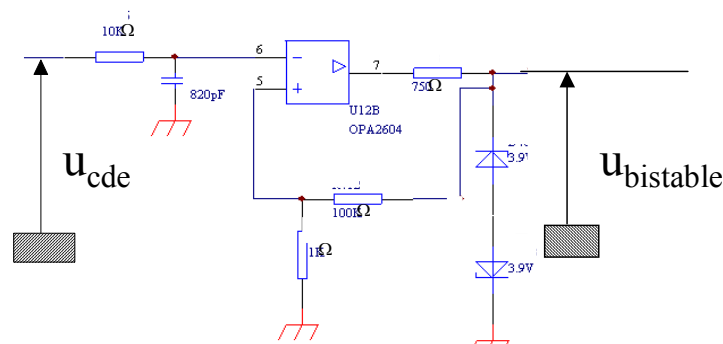
$$f = \frac{u_{cde} - u_{seuil}}{4RC u_{seuil}} = K_0 u_{cde} - f_0 \text{ avec } u_{cde} \gg u_{seuil} \text{ et } u_{SAT} > u_{cde} \gg u_{seuil}$$

où : K_0 gain du VCO défini par $K_0 = \frac{1}{4RC \times u_{seuil}}$,

(iii) Remarque sur la symétrie des seuils du bistable :

On sait que les niveaux de tension de saturation de l'A.O ne sont pas symétriques. Cette imperfection a pour effet immédiat de rompre la symétrie sur les seuils de basculement du bistable. Au delà d'induire un rapport cyclique du signal de l'oscillateur différent de 0.5, le gros défaut du signal résiderait dans le fait que sa valeur moyenne ne serait plus nulle sur une période. Ce défaut s'avèrerait bloquant dans la démodulation lors de l'utilisation du VCO en PLL.

On corrige ce défaut en limitant l'excursion de la tension de sortie par l'emploi de deux diodes zener montées tête bèches. On limite le courant dans les diodes zener par le choix de la résistance R calculée en fonction de la puissance Max pouvant être dissipée dans la diode. A ce titre, suivant le boîtier BZX84 ou BZX55, on peut dissiper des puissances maximales de l'ordre de 350mW à 500mW. L'A.O étant limité à 25mA, on en déduit une résistance R de l'ordre de 750Ω.



UV Architectures Traitement de l'Information (© JYF)

(iv) Influence de la symétrie des seuils sur le fonctionnement du système :

Les seuils du bistable sont à présent symétriques mais la valeur de la tension de saturation de l'A.O n'est plus $\pm u_{SAT}$ mais $\pm(V_Z+0.6V)$.

Il s'en suit la modification

- des seuils du bistable qui sont définis par : $u_{seuil} = \frac{R_2}{R_1 + R_2}(V_Z + 0,6)$
- de la fréquence du VCO fonction des tensions de seuil

$$f = \frac{u_{cde} - u_{seuil}}{4RCu_{seuil}} = K_0 u_{cde} - f_0 \text{ avec } u_{cde} \gg u_{seuil}$$
- de la plage de valeurs de la tension de commande $[V_Z+0.6Volts] > u_{cde} \gg u_{seuil}$ afin de garantir le fonctionnement commutateur à diodes du convertisseur de gain ± 1 .

(v) Choix des composants :

Le cahier des charges imposait :

- une tension de commande variable entre 0 à 5 volts, pour une tension de sortie du VCO type signal carré d'amplitude ± 5 volts.
 \Rightarrow on utilise deux diodes zéner type BZX84 de tension zéner U_Z égale à 3,9 Volts, ce qui fixe à $\pm 4,5$ volts le potentiel en sortie du VCO.
- la fréquence centrale du VCO égale à 200KHz et obtenue pour une tension de commande située au milieu de sa dynamique soit $u_{cde} = 2.5$ Volts.
 \Rightarrow la tension de commande u_{cde} doit être très supérieure à u_{seuil} afin de garantir la linéarisation de l'expression de la fréquence du VCO. On fixe $u_{seuil} = 44mV$, ce qui définit le couple (1k Ω , 100k Ω) pour les résistances du bistable.

La constante de temps du réseau RC est définie par :

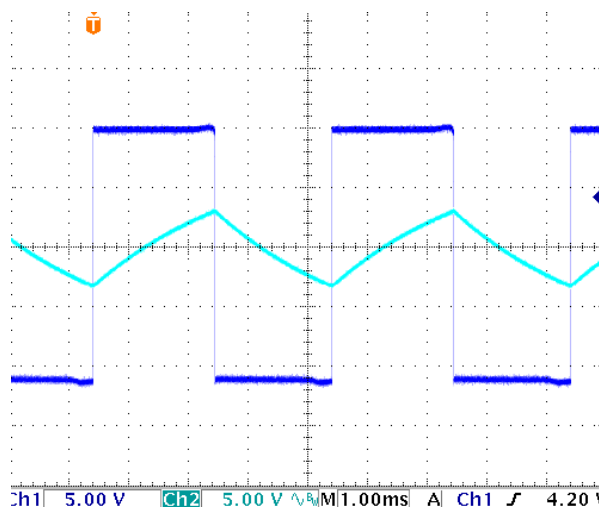
$$RC = \frac{u_{cde} - u_{seuil}}{4u_{seuil}f} \text{ avec } u_{cde} = 2,5V, u_{seuil} = 44mV, f = 200kHz,$$

soit $RC \approx 70\mu s$ réalisée par le couple ($R=85k\Omega$, $C=820pF$).

Remarque : effet du slew rate de l'A.O sur le dimensionnement de la constante de temps RC

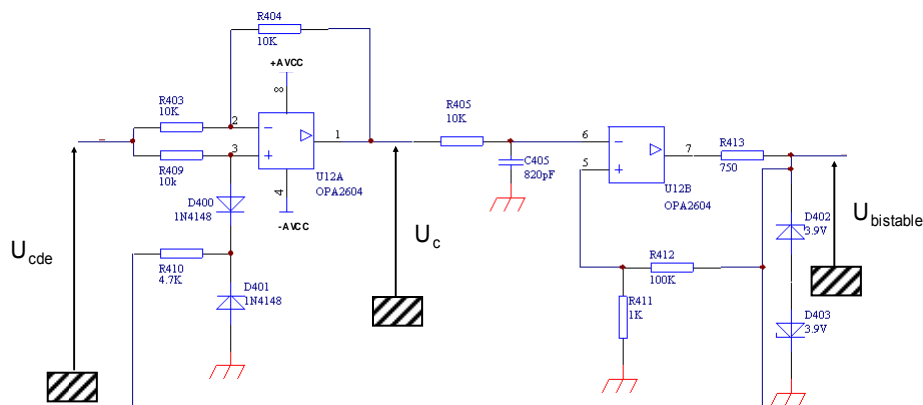
Si on s'en tient aux calculs précédents, la fréquence du VCO ne sera pas de 200kHz. Cette différence est liée à l'influence de la vitesse de basculement de l'A.O qui a été considérée comme infinie (soit une durée nulle) lors de la modélisation de la période des oscillations. On privilégiera donc un A.O qui présente un slew rate élevé, et on ajustera le couple RC. La figure suivante représente bien l'effet du temps de basculement non nul de l'A.O qui se traduit par un dépassement de la tension de seuil du bistable aux bornes du condensateur.

UV Architectures Traitement de l'Information (© JYF)



En utilisant l'A.O type AD2604, le couple RC qui assure expérimentalement la fréquence d'oscillation de 200kHz est $R=10k\Omega$ et $C=820pF$, soit une constante de temps près de huit fois inférieure à celle donnée par le modèle théorique qui négligeait l'influence du slew rate et du temps de commutation des diodes.

On peut remarquer que la diminution du potentiel des niveaux logiques induite par la connexion des diodes zéner minimise l'impact du slew rate, même si à la fréquence d'oscillation où on travaille, le temps de basculement de l'A.O entre les deux niveaux logiques est comparable à la période des oscillations.



b) Réalisation d'un VCO à partir d'un composant intégré type PLL HCT4046

Une approche « plus industrielle » consiste à utiliser un composant intégré du commerce type VCO. Etant donné que les VCO sont très souvent associés à la fonction boucle à verrouillage de phase (PLL), on se propose à titre d'exemple d'utiliser la PLL de la série 74HCT type 74HCT4046 qui est aussi classique (et rustique) que le « 741 » pour l'A.O. La mise en

UV Architectures Traitement de l'Information (© JYF)

pratique de ce composant CMOS alimenté entre 0 et 5Volts s'effectue par la documentation constructeur (data sheet) à laquelle le lecteur se réfèrera.

A titre de comparaison avec le montage précédent, on se propose de réaliser un VCO ayant les mêmes caractéristiques :

- fréquence centrale du VCO égale à 200 kHz, pour un signal d'entrée de commande sur VCOin égal à $\frac{1}{2}$ de V_{cc} , signal en sortie de la PLL numérique avec un rapport cyclique de 50%.

On se fixe une excursion en fréquence de part et d'autre de la fréquence centrale de 40kHz.

En connectant à la masse l'entrée INH qui permet de bloquer le composant, la fonction VCO est obtenue en rajoutant 3 composants passifs déterminés à partir d'abaques :

- un condensateur extérieur C_1
- une ou deux résistances R_1 et R_2 .

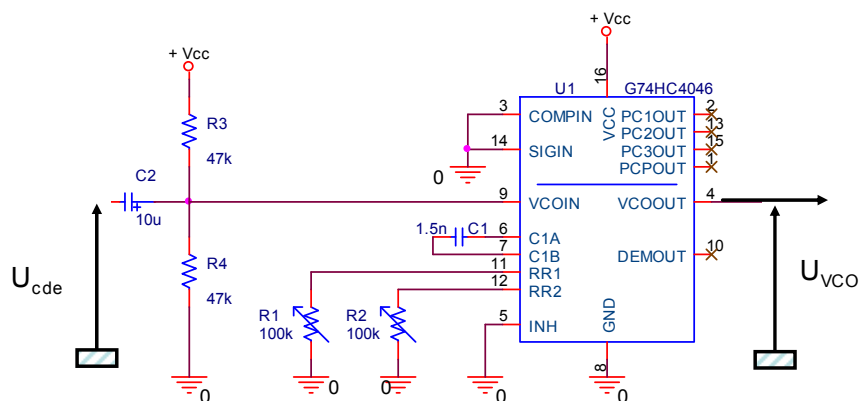
Le couple $R_1 C_1$ définit la fréquence centrale du VCO, alors que la résistance R_2 permet de basculer le VCO en mode « Sans fréquence d'offset » (R_2 infinie induira pour une tension de commande nulle une fréquence d'oscillation nulle), ou en mode « Avec Fréquence d'offset » (tension de commande nulle induit fréquence d'oscillation minimale).

On se place dans notre application dans le second mode de fonctionnement du VCO, où $f_{min}=160$ kHz doit être obtenue lorsque 0V est appliqué sur VCOin alors que $f_{max}=240$ kHz sera obtenue pour une tension VCOin= $+V_{cc}=5$ Volts. Il est fondamental de souligner que la fréquence du VCO est liée à la tension d'alimentation V_{cc} , ce qui constitue le principal défaut de ce composant.

En supposant $V_{cc}=5$ V parfaitement stabilisée, on détermine les valeurs des composants :

- C_1 ne devant pas être inférieure à 40 pF (afin d'être supérieure aux capacités parasites du câblage), on fixe $C_1 = 1,5$ nF et $R_1 = 25$ k Ω (résistance ajustée au potentiomètre).
- $R_2 = 18$ k Ω satisfait la condition sur la fréquence f_{min}

UV Architectures Traitement de l'Information (© JYF)

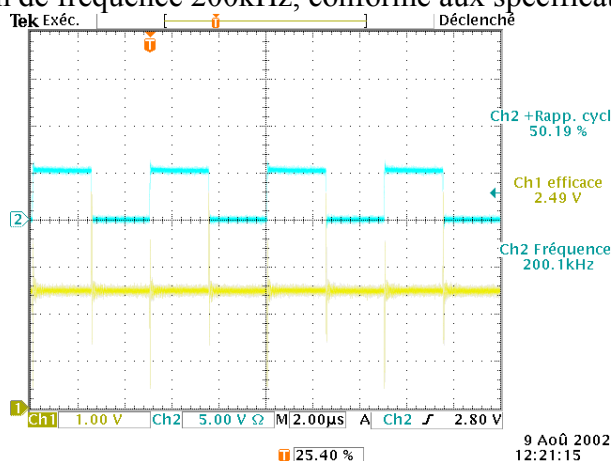


Remarque sur la connexion de l'entrée du VCO à un signal audio :

On souhaite moduler en fréquence un signal audio relié à l'entrée VCOin. Afin de garantir la fréquence d'oscillation à 200kHz au milieu de la dynamique du signal d'entrée, on découple l'entrée du VCO avec $C_2=10\mu F$, $R_2 = R_3 = 47k\Omega$ afin de garantir:

- une polarisation continue à $V_{CC}/2$ par le pont diviseur en tension
- une impédance d'entrée définie par $(R_3//R_4) = 23,5 \text{ k}\Omega$ compatible avec tout appareil audio sortant un niveau ligne.
- une fonction filtre passe haut de fréquence de coupure $f_c = 1/2\pi C_2(R_3//R_4) = 0,7 \text{ Hz}$ qui reste compatible avec le spectre d'un signal audio,

A tension de commande $u_{cde} = V_{cc}/2$, le signal U_{VCO} observé en VCOOUT représente une oscillation de relaxation de fréquence 200kHz, conforme aux spécifications :



1.4 Liaison optoélectronique : émission & réception

Côté émission, la liaison optique peut par exemple toujours être réalisée par un convertisseur tension-courant sur la base d'un transistor assurant la polarisation en courant du photoémetteur type diode IR SFH4580 telle que définie dans le paragraphe transmission par

UV Architectures Traitement de l'Information (© JYF)

modulation d'amplitude. Même remarque pour l'étage de réception avec l'utilisation d'une diode montée en inverse au sein d'un convertisseur courant-tension.

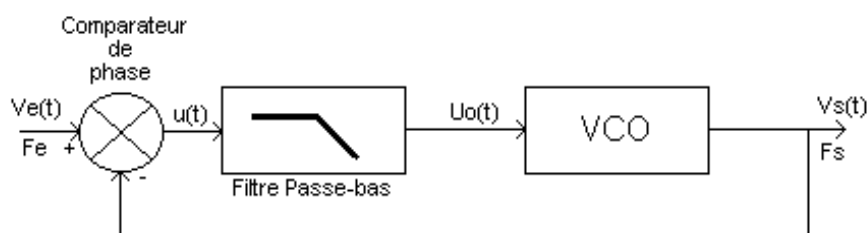
1.5 Réalisation d'un récepteur FM sur la base d'une boucle à verrouillage de phase (PLL)

On peut identifier différentes techniques de démodulation FM, parmi lesquelles :

- la démodulation par dérivation : en dérivant un signal modulé en fréquence, on génère une modulation hybride amplitude/fréquence, on peut alors utiliser un démodulateur d'amplitude classique comme un détecteur d'enveloppe. Toutefois on retrouve les défauts de ce dernier comme la sensibilité au bruit.
- la démodulation par discriminateur à comptage : on mesure périodiquement la fréquence instantanée en comptant le nombre de passage par zéro du signal. Le signal démodulé est donc discrétisé, et les fréquences modulés/modulant doivent être assez éloignées pour que cela fonctionne.
- la démodulation par PLL : méthode que l'on se propose de mettre en œuvre.

Une boucle à verrouillage de phase est un système permettant d'asservir en phase un oscillateur sur un signal de référence extérieur. Elle est constituée par l'association en boucle fermée de trois composants :

- un comparateur de phase qui fournit un signal proportionnel à la différence de phase entre le signal fourni par un oscillateur interne (VCO) et un signal de référence.
- un filtre qui reçoit la tension délivrée par le comparateur de phase et l'applique au VCO.
- un VCO

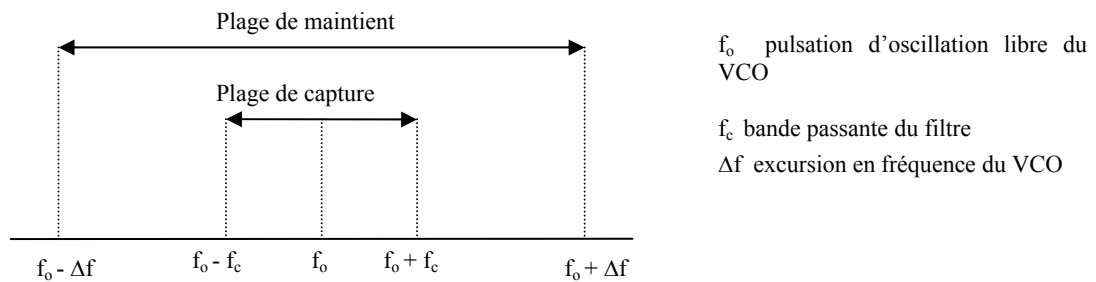


En fonctionnement la PLL assure la synchronisation (au sens de l'égalité des fréquences) entre le signal de l'oscillateur local et le signal de référence, avec deux intervalles de fréquences spécifiques :

- **la plage de capture**, intervalle de fréquences pour lesquelles l'oscillateur local « s'accroche » sur la fréquence du signal d'entrée, en oscillant à la même fréquence avec un déphasage de $\pi/2$ entre le signal d'entrée et le signal issu du VCO. La plage de capture est directement conditionnée par la valeur de la fréquence de coupure du filtre passe-bas.
- **la plage de maintien**, intervalle de fréquences où le système parvient à rester synchronisé une fois accroché. Une fois l'oscillateur local verrouillé dans la plage de

UV Architectures Traitement de l'Information (© JYF)

capture, le VCO parviendra à maintenir dans son excursion en fréquence sa fréquence d'oscillation égale à la fréquence du signal d'entrée.



a) Rappel sur le principe d'un comparateur de phase pour deux signaux numériques

On recense trois architectures (présentes dans le composant HCT4046) de comparateur de phase à base :

- de portes logiques combinatoires de type « OU EXCLUSIF » (XOR).
- de circuits logiques séquentiels de type bascule RS
- d'une combinaison des deux approches constituant un comparateur de phase et de fréquence

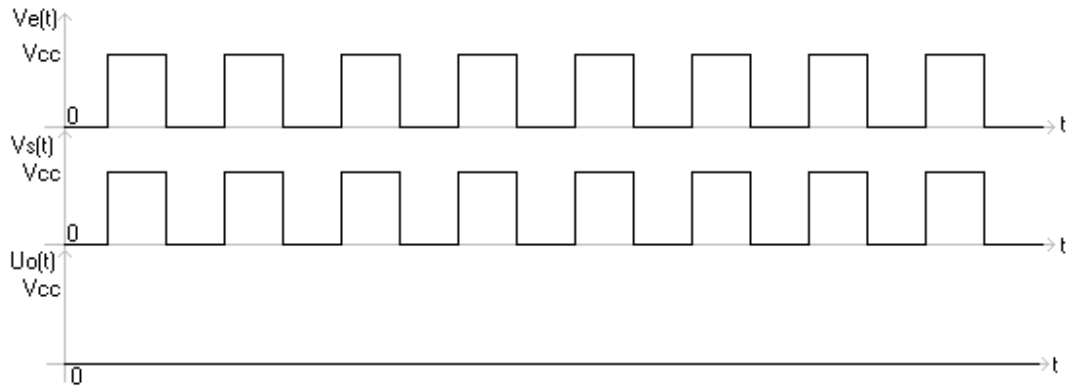
Pour chacune de ces solutions technologiques, c'est la valeur moyenne du signal de sortie qui donne l'information du déphasage entre les signaux d'entrée. Cette valeur moyenne produite par un filtre passe-bas constitue la consigne du VCO.

(i) Comparateur de type XOR :

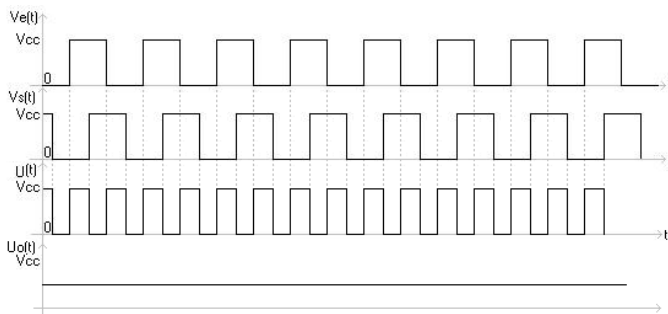
Réalisé sur la base d'une porte logique (cf. chapitre composants logiques), la table de vérité traduit sur le signal de sortie $V(t)$ l'influence du déphasage entre les deux signaux d'entrée $V_e(t)$ et $V_s(t)$:

- cas d'un déphasage nul : $V(t)$ est nul, la valeur moyenne U_0 du signal de sortie est nulle,

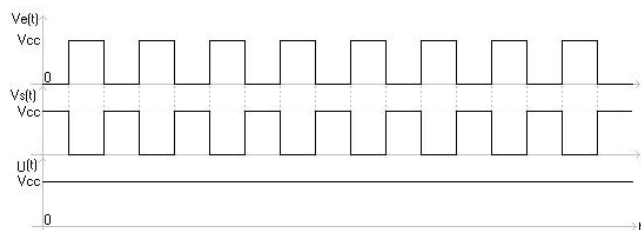
UV Architectures Traitement de l'Information (© JYF)



- cas d'un déphasage de $\pi/2$: la valeur moyenne U_0 est égale à $V_{cc}/2$,



- cas d'un déphasage de π : $V(t)$ est égal à V_{cc} , la valeur moyenne U_0 est égale à V_{cc}



Sous réserve que le rapport cyclique entre les signaux d'entrée soit de 50%, le déphasage entre les signaux d'entrée variant entre 0 et π , la valeur moyenne du signal de sortie est définie par la relation :

$$U_0 = \frac{V_{cc}}{\pi} \Delta \theta \text{ où } \Delta \theta \in [0, \pi] \text{ représente le déphasage entre les signaux d'entrée}$$

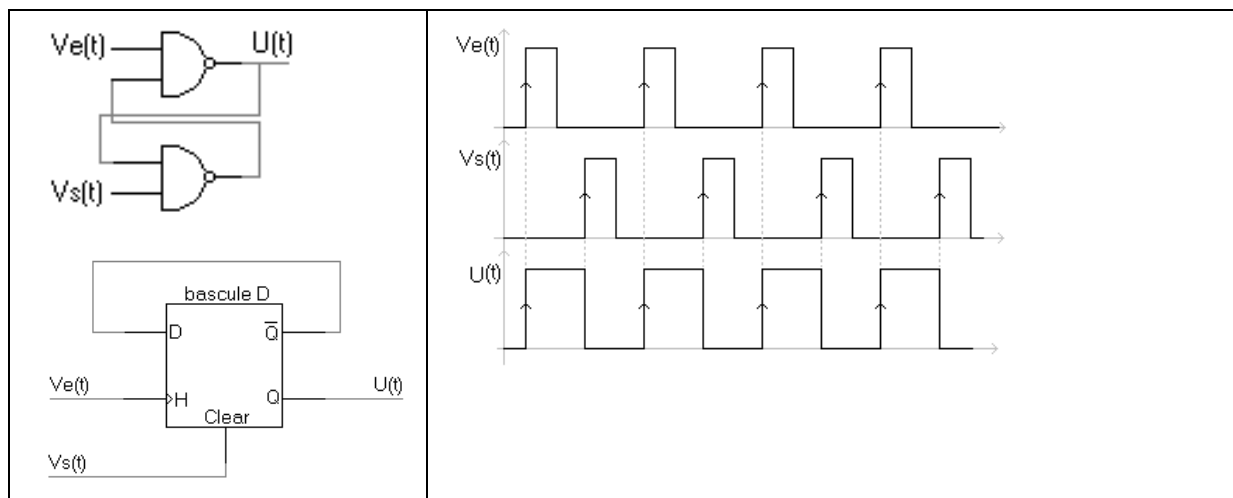
(ii) Comparateur de type séquentiel :

Réalisé sur la base de bascules déclenchant sur front, ce type de comparateur de phase peut être technologiquement associé à :

- une bascule RS déclenchant sur front (afin d'éviter la combinaison interdite constituée par les deux entrées à 1 dans le cas d'une architecture RS à base de portes NAND). Les deux signaux d'entrée sont respectivement connectés à l'entrée Set (mise à « 1 ») et Reset (« mise à « 0 » »).

UV Architectures Traitement de l'Information (© JYF)

- une *bascule de type D ou JK*, montée en diviseur de fréquence (sortie Q est reliée à l'entrée D). Les deux signaux d'entrée sont respectivement connectés sur l'entrée de l'horloge et sur l'entrée de mise à 0 de la bascule.



Contrairement, à un comparateur de phase type porte logique XOR, ce type de comparateur est indépendant du rapport cyclique des signaux d'entrée et est linéaire pour un déphasage compris entre 0 et 2π . La valeur moyenne U_0 du signal de sortie est définie par la relation :

$$U_0 = \frac{V_{cc}}{2\pi} \Delta\theta \text{ où } \Delta\theta \in [0, 2\pi] \text{ représente le déphasage entre les signaux d'entrée}$$

b) Transformation du VCO du modulateur FM en boucle à verrouillage de phase

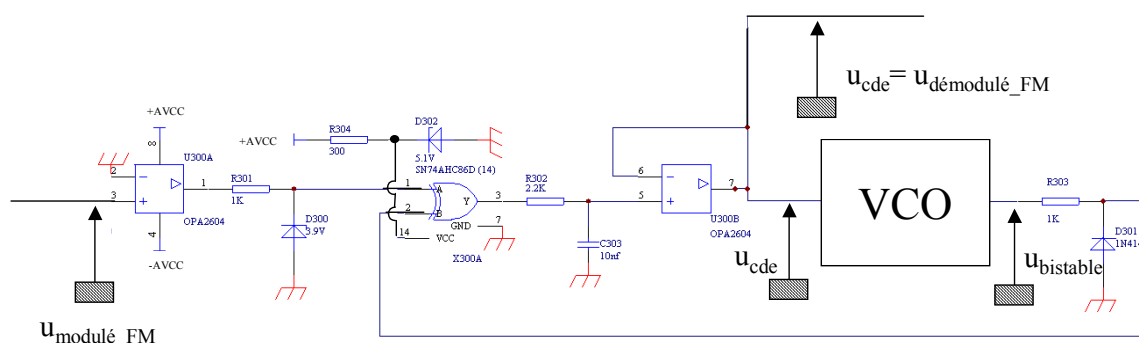
Sur la base dupliquée de l'architecture du VCO caractérisée pour l'étage émetteur FM, en associant un comparateur de phase type XOR (par exemple le 74HCT86) et un filtre passe-bas type réseau RC, on transforme l'étage émetteur FM en démodulateur FM.

Le signal modulé en fréquence reçu au niveau du photorécepteur et transformé en signal de tension (cf. architecture du récepteur Infra Rouge détaillée dans le paragraphe associé), est théoriquement de type signal numérique avec des fronts. A la différence d'un signal modulé en amplitude pour lequel, l'information est conditionnée par l'amplitude du signal, l'information d'un signal modulé en fréquence est contenue dans les variations de fréquence du signal. On remet en forme le signal modulé FM (du point de vue « raideurs des fronts ») au travers d'un montage « type comparateur », auquel on connecte en sortie un réseau constitué par une résistance de polarisation de la diode zéner dont la fonction est de conditionner le signal modulé FM avec des niveaux logiques compatibles avec le comparateur de phase type XOR.

UV Architectures Traitement de l'Information (© JYF)

Le comparateur de phase est réalisé à base d'un XOR inclus dans le boîtier du composant type 74HC86D (entrées broches 1 et 2, sortie broche 3). V_{DD} , source de polarisation du composant définie égale à 5V (datas constructeur) est obtenue à partir de la source de polarisation globale du système +AVCC par le biais de la polarisation en inverse d'une diode zéner de tension zéner $U_z=5,1V$.

Le filtre passe-bas est constitué par le réseau RC avec $R=2,2k\Omega$ et $C=10nF$. L'architecture du VCO demeure celle utilisée dans l'étage d'émission FM que nous avons présenté précédemment.



Il faut cependant garantir la compatibilité entre les niveaux de tension des différents éléments :

- la tension d'alimentation du circuit logique est 0-5Volts ce qui implique une valeur moyenne en sortie du filtre comprise en 0 et 5 Volts, qui est parfaitement compatible avec la plage de tension d'entrée du VCO notée u_{cde} .
- Le fonctionnement en PLL implique la connexion de la sortie du VCO à une entrée du comparateur de phase, l'autre entrée étant connectée au signal modulé en fréquence issu du récepteur Infra Rouge. Il est donc nécessaire d'adapter les niveaux logiques en sortie du VCO qui sont définis égaux à $\pm(U_z+0.6V)$, soit $\pm 4,5V$. Sans modifier l'architecture du VCO, l'ajout d'une diode zéner ($U_z=3,9V$) en série avec une résistance de polarisation permet de palier à ce problème en assurant :
 - la représentation électrique du niveau logique « 1 » égal à 3,9V ce qui est compatible avec l'entrée du comparateur XOR,
 - la représentation électrique du niveau logique « 0 » égal à $-0,6V$ ce qui est compatible avec l'entrée du comparateur XOR.

(On peut noter que la symétrie du rapport cyclique du VCO garantie par la connexion des deux diodes zéner tête bêche prend son importance ; puisqu'elle assure la compatibilité de l'architecture du VCO avec le comparateur de phase type XOR.)

c) Réalisation d'un récepteur FM sur la base d'une boucle à verrouillage de phase intégrée dans un composant.

UV Architectures Traitement de l'Information (© JYF)

Le composant 74HC4046 (PLL numérique de fréquence maximale 18MHz) est une évolution HCMOS du CD4046B, où la diode zéner (broche 15) a été remplacée par un troisième comparateur. A noter qu'en version 74HC7046, on substitue un comparateur par une sortie indiquant le verrouillage.

Le VCO ayant au préalable été paramétré dans la partie émetteur FM, il suffit de connecter un filtre passe-bas pour réaliser la fonction.

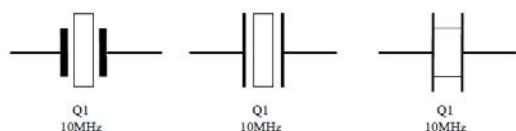
1.6 Le quartz

Un quartz : élément générique pour réaliser une horloge de référence (fréquence élevée, quelques MHz à quelques 100MHz, stabilité thermique, très sélectif Q très grand)

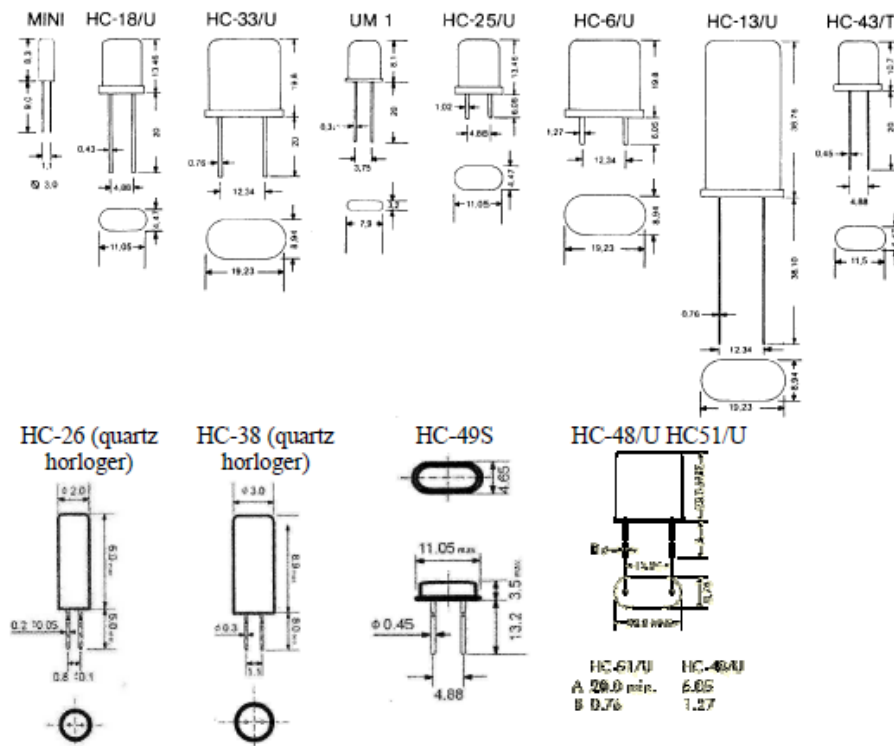


La dérive dans le temps de la fréquence est très faible (voir les caractéristiques données par un fabricant $< \pm 5$ ppm la première année (Partie Par Million $1\% = 100\text{ppm}$). Cette dérive de la fréquence dans le temps est connue sous le terme Anglais « Aging ». Elle est liée à la technologie utilisée, le quartz perd quelques impuretés, de la matière, les électrodes et fils de connexions se modifient. Il est important de respecter la puissance maximale d'entraînement de la lame au risque d'une perte de matière ou même de casse. Si le quartz est enfermé dans une enceinte remplie de gaz, quelques molécules peuvent se fixer sur la lame. C'est pourquoi on enferme le quartz dans une enceinte hermétique remplie de gaz inerte ou mieux sous vide.

Symbolisme : (le plus utilisé celui du centre) / **Les packages (boitiers)** :



UV Architectures Traitement de l'Information (© JYF)



Terminologie :

ATCXO — *Analogue Temperature-compensated Crystal Oscillator*

CDXO — *Calibrated Dual Crystal Oscillator*

MCXO — *Microcomputer-compensated Crystal Oscillator*

OCVCXO — *Oven-Controlled Voltage-Controlled Crystal Oscillator*

OCXO — *Oven-Controlled Crystal Oscillator*

RbXO — *Rubidium Crystal Oscillator*, un quartz qui peut être de la famille MCXO, synchronisé par une horloge au rubidium, et activée dans certains cas pour économiser l'énergie.

TCVCXO — *Temperature-Compensated Voltage-Controlled Crystal Oscillator*

TCXO — *Temperature-Compensated Crystal Oscillator*

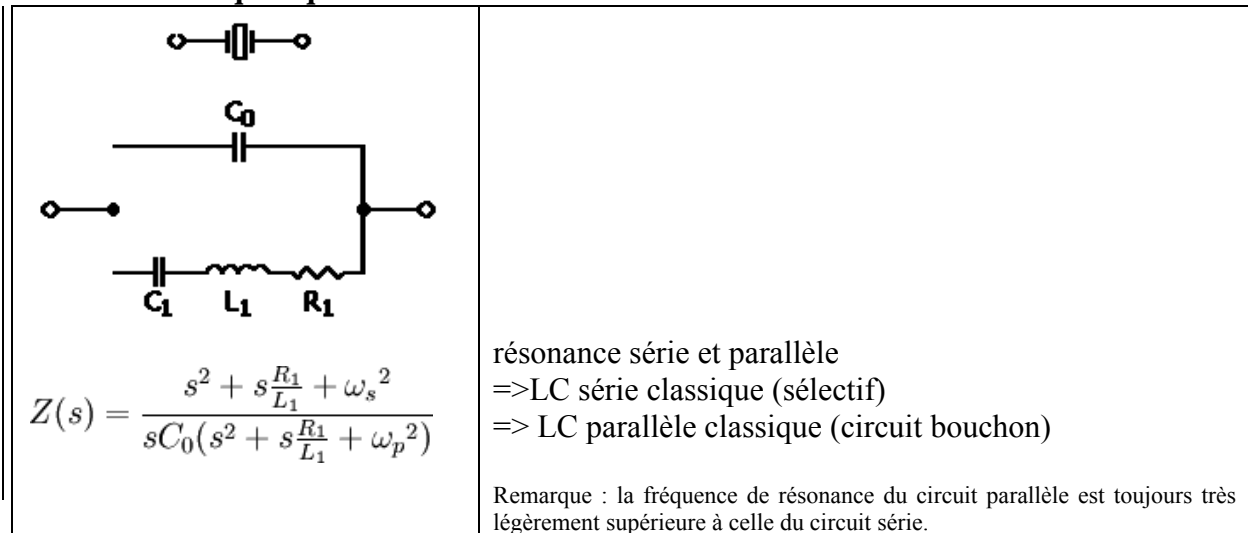
TSXO — *Temperature-Sensing Crystal Oscillator*, une variante du TCXO

UV Architectures Traitement de l'Information (© JYF)

VCXO — Voltage-Controlled Crystal Oscillator

DTCXO — Digital Temperature Compensated Crystal Oscillator, le même principe que le MCXO

Schéma électrique équivalent :



Types de vibrations et gammes de fréquences

Les vibrations **de flexion** sont mises à profit dans la réalisation de résonateurs basses fréquences (1 à 40 kHz) mais avec un inconvénient sur la précision de la fréquence qui est en général faible.

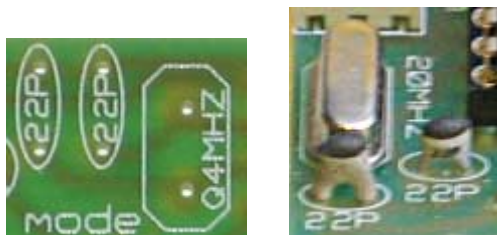
Les vibrations **d'extension**

Les vibrations par **cisaillement** d'épaisseur sont les plus utilisées, les fréquences en oscillation fondamentale varient de 100 kHz à 70 MHz.

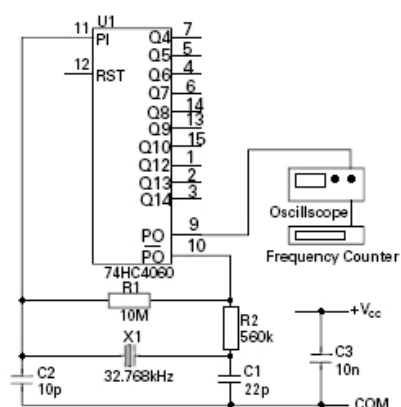
Consignes pour utilisation

Un quartz est associé à un ou deux condensateurs au plus près du quartz, de capacités de l'ordre de la dizaine de picoFarads données dans les data sheet du quartz !!!

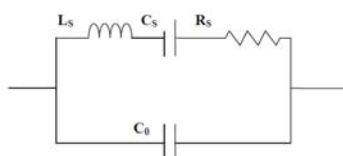
UV Architectures Traitement de l'Information (© JYF)



Le quartz est lui aussi placé au plus du composant qui l'utilise



Quelques valeurs :



L_s : inductance représentant la masse de la lame de quartz,
 C_s : capacité représentant la rigidité de la lame,
 R_s : représente les pertes électriques lors des oscillations de la lame,
 C_0 : la capacité des électrodes placées d'un côté et de l'autre de la lame.

Fréquence de résonance	L_s (en H)	C_s (en pF)	R_s (en Ω)	C_0 (en pF)	Facteur Q
32,768 kHz	7860	0,003	32 000	1,5	50 000
100 kHz	50	0,050	400	8	80 000
200 kHz	27	0,024	2 000	10	100 000
1 MHz	4	0,006	240	3	110 000
10 MHz	0,01	0,030	5	8	100 000

UV Architectures Traitement de l'Information (© JYF)

Informations générales

Type	Boîtier (HC49/U) Fréquence de vibration Fondamentale ou Harmonique et type de coupe
Gamme de fréquences	0,92160 – 1,00MHz (Fond., SL)
	1,8432 – 40,0 MHz (Fond., AT)
	20,0 – 105,0 MHz (3 ^{ème} , AT)
	50,0 – 175,0 MHz (5 ^{ème} , AT)
	70,0 – 250,0 MHz (5 ^{ème} , AT)
Tolérance fréquence à 25°C	± 3 ppm à ± 50 ppm
Capacité de charge C _I	8 pF à 32 pF ou série
Capacité parallèle C ₀	< 7 pF
Puissance maximale	1,0 mW
Vieillessement (Aging)	< ± 5 ppm la 1 ^{ère} année

Résistance Série Rs (en Anglais ESR)

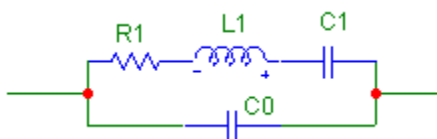
Fréquence en MHz	Mode de vibration et coupe	ESR max. en Ω	ESR type en Ω
0,92 - 1,000	Fond., SL	3000	800
1,8432	Fond., AT	800	400
2,00 – 2,999	Fond., AT	400	200
3,00 -3,4999	Fond., AT	150	50
3,57 – 6,999	Fond., AT	60	20
7,00 – 12,999	Fond., AT	30	15
13,0 – 40,000	Fond., AT	20	10
20,0 – 29,999	3 ^{ème} , AT	80	35
30,0 – 105,00	3 ^{ème} , AT	60	30
50,0 – 175,00	5 ^{ème} , AT	150	70

Extrait de la documentation Jauch GmbH

Pour aller un peu plus loin....

Le circuit équivalent d'un quartz est composé d'un circuit RLC série, le tout avec une capacité C_0 en parallèle. La capacité C_1 est toujours très faible de l'ordre du femto Farad.

En conséquence l'inductance équivalente est très forte.

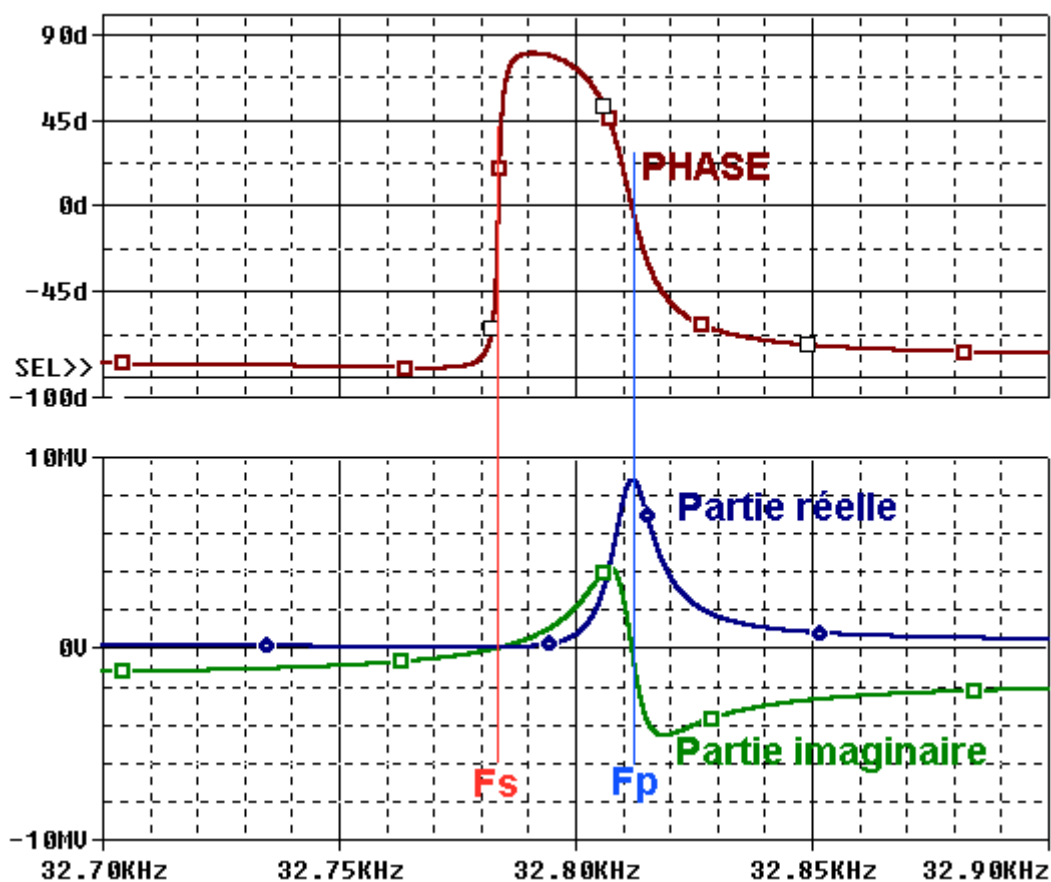


Pour un quartz horloger 32.768 kHz

$R_1 \sim 20k$, $L_1 \sim 4800H$, $C_1 \sim 0.004pF$, $C_0 \sim 3pF$, $F_s = 32784$, $F_p = 32812$

Pour un quartz 10 MHz

$R_1 \sim 20$, $L_1 \sim 100mH$, $C_1 \sim 0.002pF$, $C_0 \sim 3pF$



En analysant les variations des parties réelles et imaginaires de l'impédance, on distingue 2 fréquences particulières :

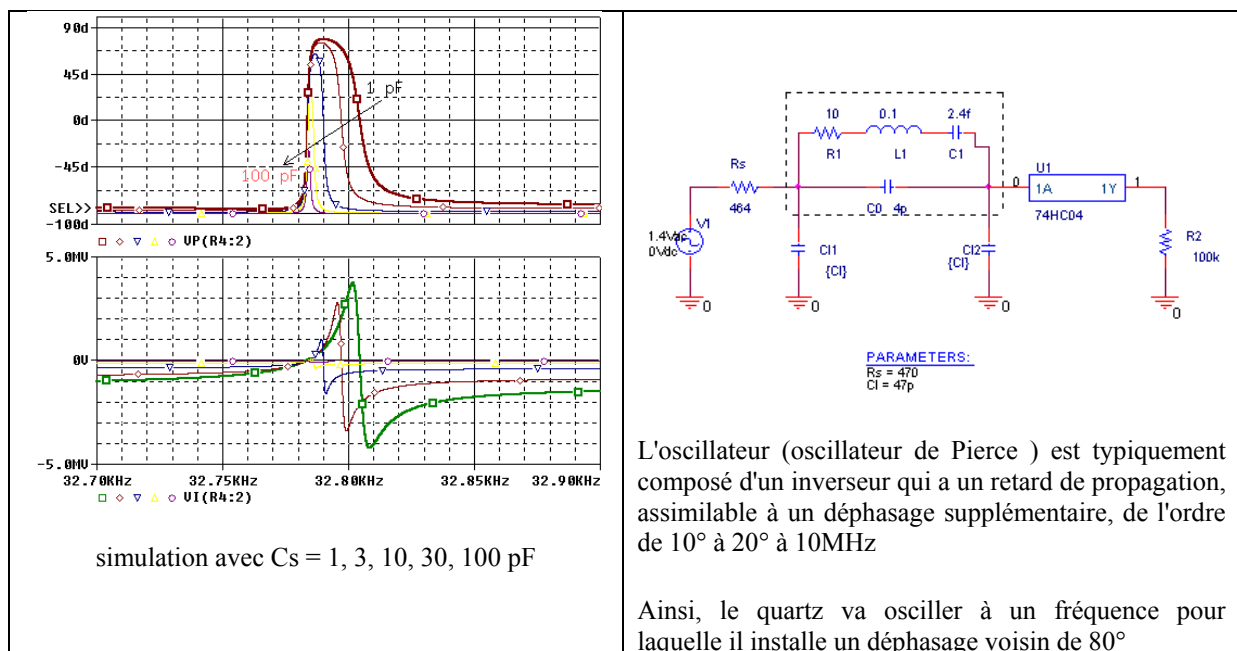
UV Architectures Traitement de l'Information (© JYF)

$f_{serie} = \frac{1}{2\pi\sqrt{L_1 C_1}}$	<ul style="list-style-type: none"> pour laquelle la réactance (partie imaginaire) est nulle, l'impédance du quartz est donc égale à R_1.
$f_{parallele} = \frac{1}{2\pi\sqrt{L_1 \frac{C_0 C_1}{C_0 + C_1}}}$	<ul style="list-style-type: none"> pour laquelle l'impédance est maximale et le déphasage à nouveau nul

Naturellement, F_p est supérieure à F_s , de l'ordre de 1/1000. Avant F_s et après F_p , le quartz se comporte comme une capacité, entre les deux c'est une inductance. La fréquence nominale du quartz est comprise entre F_p et F_s .

Il y a donc deux façons de faire osciller un quartz :

Dans le mode parallèle, en adjoignant une capacité de 20 à 30 pF pour faire descendre la fréquence F_p vers la fréquence nominale

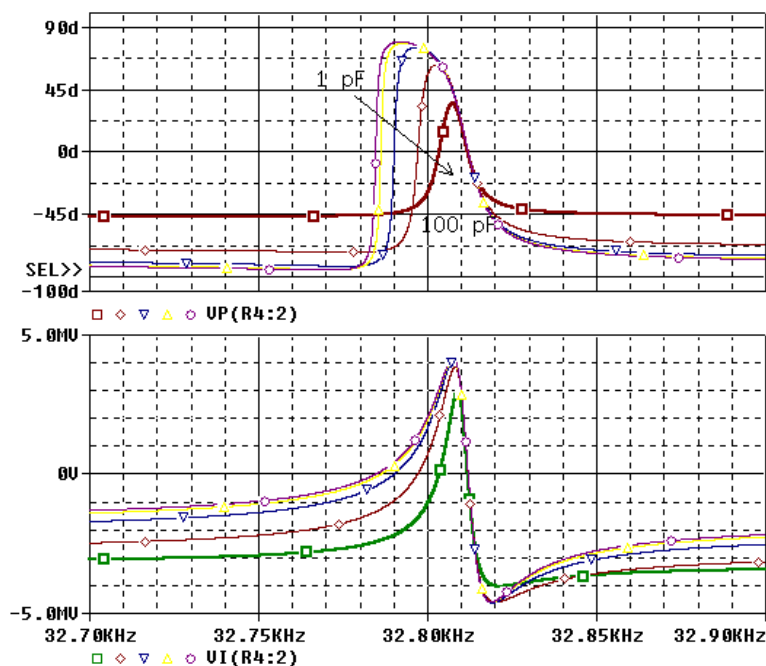


Le quartz travaille en mode parallèle, chargé par la capacité résultante de la mise en série de C_{I1} et C_{I2} .

La résistance R_s associée au condensateur C_{I1} fait un filtre passe bas qui empêche le quartz de résonner sur ces harmoniques 3 ou 5, et d'autre part, qui installe un déphasage proche de 90° . On aura intérêt à privilégier une variation de phase raide, pour que la fréquence soit stable, avec un bruit de phase très faible, quelques soient les conditions externes, en particulier le retard amené par les inverseurs logiques de l'oscillateur. **Dans le mode série**, avec un amplificateur non inverseur, en adjoignant une capacité série pour faire remonter la

UV Architectures Traitement de l'Information (© JYF)

fréquence F_s vers la fréquence nominale. Dans ce cas, la phase de l'amplificateur doit être très faible est plutôt négative.



simulation avec $C_p = 1, 3, 10, 30, 100$ pF

Influence de la résistance de source R_s

Plus R_s augmente, et plus la variation du déphasage autour du point -180° est brutale. On serait tenté d'augmenter R_s . Malheureusement, plus R_s augmente et plus petit est le signal en sortie du quartz. Il faudra trouver un bon compromis. Toutefois, pour un déphasage donné, la variation de fréquence liée à la variation de R_s est très faible, de l'ordre de 10 ppm.

