

BE architectures des systèmes embarqués 4AE FISA

Étude et mise en œuvre de montages à amplificateurs à transconductance

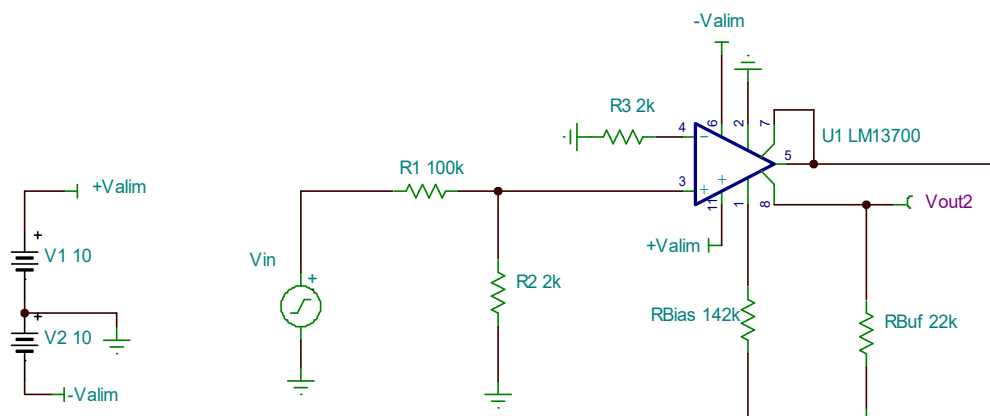
Partie 1 : Amplificateur à gain commandé en tension

On souhaite dimensionner un montage amplificateur de tension à base d'OTA (Amplificateur à Transconductance référence LM13700) dont le gain est ajustable à partir d'une tension de commande V_{cm} qui s'échelonne de -10V à +10V.

Cahier des charges :

L'OTA est alimenté avec des tensions symétriques $\pm V_{alim} = \pm 10V$. Le signal d'entrée de type sinusoïdal présente une tension $V_{in} = 2V_{pp}$ sans offset. L'objectif est l'obtention d'une tension maximale $V_{out} = 10V_{pp}$ et un taux de distorsion situé autour de 1.4%.

La structure proposée est représentée sur la figure 1



1. Effectuer les simulations sous TINA permettant de valider les dimensionnements des résistances et de la transconductance g_m
2. Vérifier le bon fonctionnement du montage et commenter l'adéquation des résultats de simulation en comparaison du cahier des charges ; présence de tension d'offset, etc. Justifier votre réponse.
3. Proposer une solution pour déterminer le gain en courant β de l'étage montage Darlington.
4. Tracer le graphe du gain en tension exprimé en dB en fonction de V_{cmd} .
5. Vérifier pour chaque gain la bande passante du montage

6. Compléter le tableau ci-après avec un nombre de valeurs que vous fixerez :
La courbe sera tracée sous Excel ou bien à partir TINA.

Vcmd			
Gain en V/V			
Gain en dB			
Bande passante			

Tableau 2 : Gain en en tension fonction de Vcmd.

- 7 Proposer une solution pour élaborer un modulateur en amplitude dont l'indice de modulation =0,5. Vérifier son fonctionnement par la simulation.
- 8 Proposer une solution simple pour réaliser un démodulateur que vous simulerez. Justifier vos résultats analytiques par la simulation.

Partie 2 : filtre passe bas d'ordre 1 commandé en tension :

Cahier des charges :

L'OTA est alimenté avec des tensions symétriques $\pm V_{\text{alim}} = \pm 10\text{V}$. Le signal d'entrée de type sinusoïdal présente une tension $V_{\text{in}} = 4\text{V}_{\text{pp}}$ sans offset. L'objectif est l'obtention d'une plage de fréquence de coupure f_c comprise entre : $6\text{kHz} \leq f_c \leq 60\text{kHz}$ avec un taux de distorsion de 0.04%.

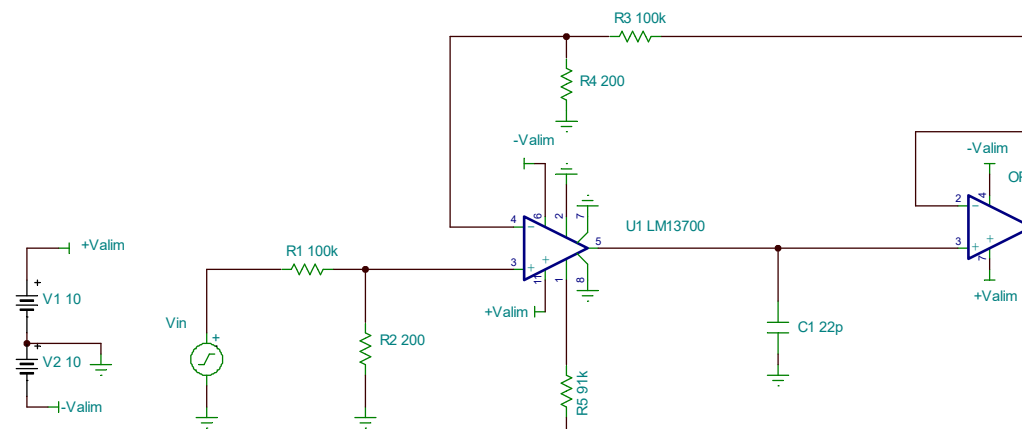


Figure 1 : Filtre d'ordre un commandé en tension.

- Effectuer les simulations sous LTSpice permettant de valider les dimensionnements des résistances, du condensateur et de la transconductance g_m
- Vérifier le bon fonctionnement du montage et commenter l'adéquation des résultats de simulation en comparaison du cahier des charges : plage de fonctionnement pour I_{bias} et/ou de Vcmd et de la fréquence de coupure.
- Pour un pas en tension de Vcmd est de 100mV, donner le pas de réglage en fréquence de coupure permis par le montage. La commande est-elle linéaire ?

Partie III : conception, réalisation et assemblage du PCB (printed circuit board) :

L'objectif, dans cette partie est d'élaborer la carte électronique des deux montages précédemment étudiés : le filtre passe-bas d'ordre 1 et le filtre passe-bas d'ordre 2 bâtis autour de 3 amplificateurs OTA LM13700.

4. Élaborer le schéma structurel des deux montages. Les points suivants devront être traités :
 - Prévoir un dispositif de sécurité permettant de protéger le montage en cas d'éventuelle inversion dans le branchement des tensions d'alimentation (+Vcc, -Vcc). Prévoir également une protection en cas de tension d'alimentation trop élevée, risquant d'endommager les LM13700.
 - Prévoir des condensateurs de découplage, afin de stabiliser les tensions d'alimentation des LM13700.
 5. Effectuer le routage de l'ensemble à l'aide du logiciel de votre choix. Vous devrez respecter les points suivants :
 - Largeur minimale des pistes (track width) : 0,2 mm
 - Largeur d'isolation minimale entre deux parties de cuivre (clearance) : 0,2 mm
 - Diamètre de perçage minimum (minimum drill) : 0,4 mm
 - Diamètre de perçage maximum : 3,0 mm
 - Trous métallisés : diamètre minimum des vias : 0,4 mm
 - Éviter les angles droits dans les pistes. Toujours préférer des angles à 45° afin qu'il n'y ait pas de bavures à l'intérieur des coudes.
 - Placer les condensateurs de découplage au plus près des composants.
 - Prévoir un plan de masse.
 - Essayer autant que possible d'effectuer un routage en simple face (mais le double face est parfaitement réalisable si nécessaire).
 - Ne pas oublier de mettre du texte sur votre carte afin d'identifier clairement la face supérieure (top) et la face inférieure (bottom).
 6. Une fois l'usinage de la carte effectué, assembler celle-ci. Souder les différents composants : LM13700, résistances, condensateurs, transistors, etc ...
 7. Tester séparément chaque fonctionnalité de la carte (test unitaire). Un fois le bon fonctionnement de chaque élément validé, tester le fonctionnement de la carte dans son ensemble (test d'intégration).
 8. Vérifier que le comportement des deux circuits est bien celui attendu. Effectuer pour cela des tests avec un GBF qui délivre un signal sinusoïdal en entrée de la carte, et observer le signal de sortie. Tracer le diagramme de Bode expérimental, et vérifier qu'il est bien conforme à ceux obtenus par simulation.
-